

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application:

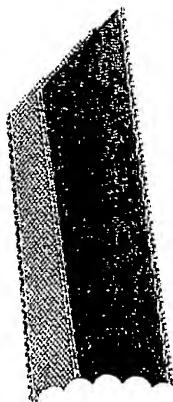
1999年 9月28日

出願番号  
Application Number:

平成11年特許願第275302号

出願人  
Applicant (s):

東芝テック株式会社

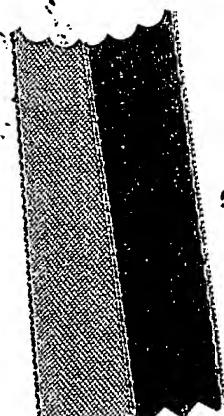
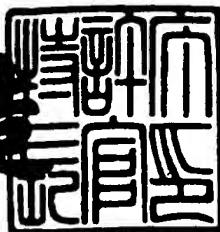


CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 9月18日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



【書類名】 特許願

【整理番号】 A009904907

【提出日】 平成11年 9月28日

【あて先】 特許庁長官 殿

【国際特許分類】 G06T 1/00

【発明の名称】 画像処理装置

【請求項の数】 13

【発明者】

【住所又は居所】 神奈川県川崎市幸区柳町70番地 東芝テック株式会社  
柳町事業所内

【氏名】 ▲高▼野 岳

【発明者】

【住所又は居所】 神奈川県川崎市幸区柳町70番地 東芝テック株式会社  
柳町事業所内

【氏名】 菅野 浩樹

【特許出願人】

【識別番号】 000003562

【氏名又は名称】 東芝テック株式会社

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709799

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置

【特許請求の範囲】

【請求項1】 原稿の画像を入力する画像入力手段と、  
この画像入力手段により入力された画像に対して所定の画像処理を施す画像処理手段と、

この画像処理手段で実行される画像処理を行なうための画像処理プログラムが記憶される第1のプログラム記憶手段と、

前記画像処理手段により処理された画像を出力する画像出力手段と、

画像処理を行なうための画像処理プログラムがあらかじめ記憶されている第2のプログラム記憶手段と、

外部からの入力情報に基づき、前記第2のプログラム記憶手段から所望の画像処理プログラムを読み出して前記第1のプログラム記憶手段にロードするプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項2】 原稿の画像を入力する画像入力手段と、  
この画像入力手段により入力された画像を一時格納する第1のバッファと、  
この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、  
この第2のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、

外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望の演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項3】 原稿の画像を入力する画像入力手段と、  
この画像入力手段により入力された画像を一時格納する第1のバッファと、  
この第1のバッファから出力される画像に対して所定の画像処理演算を行なう  
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される  
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、  
この第2のバッファから出力される画像を出力する画像出力手段と、  
画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を  
有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受  
け渡しを行なうメモリインターフェイスと、

前記画像入力手段により入力された画像の特徴量を算出する特徴量算出手段と  
、  
この特徴量算出手段により算出された画像の特徴量に基づき、前記メモリイン  
タフェイス内の記憶部から最適な演算プログラムを読出して前記プログラム記憶  
部にロードするプログラムロード手段と、  
を具備したことを特徴する画像処理装置。

【請求項4】 前記特徴量算出手段が算出する画像の特徴量とは画像の濃度  
ヒストグラムであることを特徴する請求項3記載の画像処理装置。

【請求項5】 複数種の走査モードを有し、これら複数種の走査モードによ  
り原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第1のバッファと、  
この第1のバッファから出力される画像に対して所定の画像処理演算を行なう  
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される  
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、  
この第2のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、

前記画像入力手段の走査モードに応じて、前記メモリインタフェイス内の記憶部から最適な演算プログラムを読出して前記プログラム記憶部にロードするプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項6】 プリスキャンおよび本スキャンの2つの走査モードを有し、これら2つの走査モードにより原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第1のバッファと、

この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、

この第2のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、

前記画像入力手段のプリスキャンにより入力された画像に基づき、その画像の特徴を識別する画像特徴識別手段と、

この画像特徴識別手段の識別結果に基づき、前記メモリインタフェイス内の記憶部から最適な演算プログラムを読出して前記プログラム記憶部にロードするプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項7】 前記画像特徴識別手段は、前記画像入力手段のプリスキャンにより入力された画像に基づき、前記原稿が文字原稿か、文字写真混在原稿か、写真原稿かを識別することを特徴する請求項6記載の画像処理装置。

【請求項8】 原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第1のバッファと、  
この第1のバッファから出力される画像に対して所定の画像処理演算を行なう  
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される  
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、  
この第2のバッファから出力される画像を出力する画像出力手段と、  
この画像出力手段の状態を検知する状態検知手段と、  
画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を  
有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受  
け渡しを行なうメモリインタフェイスと、

前記状態検知手段の検知結果に基づき、前記メモリインタフェイス内の記憶部  
から最適な演算プログラムを読出して前記プログラム記憶部にロードするプログ  
ラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項9】 原稿の画像を入力する画像入力手段と、  
この画像入力手段により入力された画像を一時格納する第1のバッファと、  
この第1のバッファから出力される画像に対して所定の画像処理演算を行なう  
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される  
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、  
この第2のバッファから出力される画像を出力する画像出力手段と、  
画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を  
有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受  
け渡しを行なうメモリインタフェイスと、

外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望  
の演算プログラムを読出して前記プログラム記憶部にロードする第1のプログ  
ラムロード手段と、

前記プログラム記憶部内の演算プログラムの使用頻度を記憶する使用頻度記憶手段と、

この使用頻度記憶手段により記憶された使用頻度に基づき、あらかじめ前記メモリインタフェイス内の記憶部から使用頻度の高い演算プログラムを読み出して前記プログラム記憶部にロードする第2のプログラムロード手段と、

を具備したことを特徴する画像処理装置。

【請求項10】 原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第1のバッファと、

この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、

この第2のバッファから出力される画像を出力する画像出力手段と、

画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、

外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望の演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段と、

外部から入力される指示情報に応じて、前記プログラム記憶部の記憶情報を表示出力する表示出力手段と、

を具備したことを特徴する画像処理装置。

【請求項11】 原稿の画像を入力する画像入力手段と、

この画像入力手段により入力された画像を一時格納する第1のバッファと、

この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望の演算プログラムを読出して前記プログラム記憶部にロードするプログラムロード手段と、外部から入力される指示情報に応じて、前記メモリインタフェイス内の記憶部の記憶情報を表示出力する表示出力手段と、を具備したことを特徴する画像処理装置。

【請求項12】 原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望の演算プログラムを読出して前記プログラム記憶部にロードするプログラムロード手段と、外部から入力される指示情報に応じて、前記プログラム記憶部の記憶情報を画像化する情報画像化手段と、この情報画像化手段により画像化された情報を記録媒体上に記録出力する記録出力手段と、

を具備したことを特徴する画像処理装置。

【請求項13】 原稿の画像を入力する画像入力手段と、  
この画像入力手段により入力された画像を一時格納する第1のバッファと、  
この第1のバッファから出力される画像に対して所定の画像処理演算を行なう  
演算部と、

この演算部で実行される画像処理を行なうための演算プログラムが記憶される  
プログラム記憶部と、

前記演算部により処理された画像を一時格納する第2のバッファと、  
この第2のバッファから出力される画像を出力する画像出力手段と、  
画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を  
有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受  
け渡しを行なうメモリインタフェイスと、

外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望  
の演算プログラムを読出して前記プログラム記憶部にロードするプログラムロー  
ド手段と、

外部から入力される指示情報に応じて、前記メモリインタフェイス内の記憶部  
の記憶情報を画像化する情報画像化手段と、

この情報画像化手段により画像化された情報を記録媒体上に記録出力する記録  
出力手段と、

を具備したことを特徴する画像処理装置。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、たとえば、カラースキャナなどの画像入力手段によりカラー原稿の  
画像を読み取って入力し、この入力された画像に対し画質調整や編集処理など、所  
定の画像処理を行なった後、その画像を電子写真方式のカラープリンタなどの画  
像出力手段により用紙上に出力するデジタル式カラー複写機などの画像処理装置  
に関する。

##### 【0002】

## 【従来の技術】

一般に、カラー画像やモノクロ画像を読み取ってその複製画像を形成するデジタル式のカラー／モノクロ複写機などの画像処理装置においては、複製される画像の品質が重要である。

## 【0003】

また、カラー／モノクロ複写機では、画像を複写するだけでなく、画質や色の調整や画像の変形などの各種画像編集を行なうための拡張画像処理機能をも有しているのが一般的である。

## 【0004】

通常、このような拡張画像処理を行なうための画像処理部は、ASICなどのハードウェアロジックにより構成されていた。しかし、ハードウェア故に、問題発生時の修正が容易でない、決まったアルゴリズム・パラメータしか実現できない、個々のユーザに合わせた画像処理アルゴリズムを実現できないなど、ハードウェア故の柔軟性のなさが問題となっていた。

## 【0005】

## 【発明が解決しようとする課題】

画像処理部をソフトウェアによりプログラムされ動作する演算処理装置により構成することにより、フレキシブルな画像処理を実現することが望まれてきたが、ハードウェアロジックに比べて処理速度が遅い点が最大の問題であった。

## 【0006】

処理速度向上の一手段として、高速動作可能な記憶装置の導入による命令取出しへ（フェッチ）の高速化が図られたが、高速な記憶装置は高価であるため、様々な画像処理アルゴリズムを全て記憶できるほどの容量は実装できなかった。

## 【0007】

そこで、他の記憶装置から小容量で高速な記憶装置へ適切なプログラムを適切なタイミングでロードするデジタル複写機向けのプログラムロード手段が望まれるようになった。

## 【0008】

そこで、本発明は、適切な画像処理プログラムのみをロードすることにより、

小容量の高速な記憶装置の有効活用を図ることが可能な画像処理装置を提供することを目的とする。

#### 【0009】

##### 【課題を解決するための手段】

本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像に対して所定の画像処理を施す画像処理手段と、この画像処理手段で実行される画像処理を行なうための画像処理プログラムが記憶される第1のプログラム記憶手段と、前記画像処理手段により処理された画像を出力する画像出力手段と、画像処理を行なうための画像処理プログラムがあらかじめ記憶されている第2のプログラム記憶手段と、外部からの入力情報に基づき、前記第2のプログラム記憶手段から所望の画像処理プログラムを読出して前記第1のプログラム記憶手段にロードするプログラムロード手段とを具備している。

#### 【0010】

また、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、前記画像入力手段により入力された画像の特徴量を算出する特徴量算出手段と、この特徴量算出手段により算出された画像の特徴量に基づき、前記メモリインタフェイス内の記憶部から最適な演算プログラムを読出して前記プログラム記憶部にロードするプログラムロード手段とを具備している。

#### 【0011】

また、本発明の画像処理装置は、複数種の走査モードを有し、これら複数種の

走査モードにより原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインターフェイスと、前記画像入力手段の走査モードに応じて、前記メモリインターフェイス内の記憶部から最適な演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段とを具備している。

### 【0012】

また、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、この画像出力手段の状態を検知する状態検知手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインターフェイスと、前記状態検知手段の検知結果に基づき、前記メモリインターフェイス内の記憶部から最適な演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段とを具備している。

### 【0013】

また、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプ

ログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望の演算プログラムを読み出して前記プログラム記憶部にロードする第1のプログラムロード手段と、前記プログラム記憶部内の演算プログラムの使用頻度を記憶する使用頻度記憶手段と、この使用頻度記憶手段により記憶された使用頻度に基づき、あらかじめ前記メモリインタフェイス内の記憶部から使用頻度の高い演算プログラムを読み出して前記プログラム記憶部にロードする第2のプログラムロード手段とを具備している。

#### 【0014】

また、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインタフェイスと、外部からの入力情報に基づき、前記メモリインタフェイス内の記憶部から所望の演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段と、外部から入力される指示情報に応じて、前記プログラム記憶部の記憶情報を表示出力する表示出力手段とを具備している。

#### 【0015】

さらに、本発明の画像処理装置は、原稿の画像を入力する画像入力手段と、この画像入力手段により入力された画像を一時格納する第1のバッファと、この第1のバッファから出力される画像に対して所定の画像処理演算を行なう演算部と

、この演算部で実行される画像処理を行なうための演算プログラムが記憶されるプログラム記憶部と、前記演算部により処理された画像を一時格納する第2のバッファと、この第2のバッファから出力される画像を出力する画像出力手段と、画像処理を行なうための演算プログラムがあらかじめ記憶されている記憶部を有し、前記第1のバッファ、演算部および第2のバッファを接続してデータの受け渡しを行なうメモリインターフェイスと、外部からの入力情報に基づき、前記メモリインターフェイス内の記憶部から所望の演算プログラムを読み出して前記プログラム記憶部にロードするプログラムロード手段と、外部から入力される指示情報に応じて、前記メモリインターフェイス内の記憶部の記憶情報を表示出力する表示出力手段とを具備している。

#### 【0016】

本発明によれば、たとえば、操作パネルからユーザが指定する画像複写モードなどの入力情報により、必要な画像処理と必要でない画像処理が決定できることに着目し、この入力情報に応じて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる。

#### 【0017】

また、本発明によれば、画像の特徴量（たとえば、ヒストグラム）により、原稿が文字原稿か、ビクトリアルな原稿かを識別できるため、画像の特徴量に応じて必要な画像処理と必要でない画像処理が決定できることに着目し、この画像の特徴量に基づいて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる。

#### 【0018】

また、本発明によれば、画像入力手段の走査実行時の走査モードに応じて使用すべき画像処理プログラムが限定されることに着目し、走査モードに応じて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる。

#### 【0019】

##### 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【0020】

まず、第1の実施の形態について説明する。

【0021】

図1は、本発明に係る画像処理装置の一例としてのデジタル複写機の内部構成を示すものである。このデジタル複写機は、たとえば、複写機、ファクシミリ、プリンタの3機能を有する複合形の複写機である。

【0022】

図1において、10は装置本体で、この装置本体10内には、画像入力手段としてのスキャナ部4、および、画像出力手段としてのプリンタ部6が設けられている。

【0023】

装置本体10の上面には、読み取対象物としての原稿Dが載置される透明ガラスからなる原稿載置台12が設けられている。また、装置本体10の上面には、原稿載置台12上に原稿Dを自動的に送る自動原稿送り装置（以下、ADFと略称する）7が配設されている。このADF7は、原稿載置台12上に対して開閉可能に配設され、原稿載置台12上に載置された原稿Dを原稿載置台12上に密着させる原稿押えとしても機能する。

【0024】

ADF7は、原稿Dがセットされる原稿トレイ8、原稿の有無を検出するエンティセンサ9、原稿トレイ8から原稿Dを1枚づつ取出すピックアップローラ14、取出された原稿Dを搬送する給紙ローラ15、原稿Dの先端を整位するアライニングローラ対16、原稿載置台12上のほぼ全体を覆うように配設された搬送ベルト18を備えている。そして、原稿トレイ8に上向きにセットされた複数枚の原稿Dは、その最下の頁、つまり、最終頁から順に取出され、アライニングローラ対16により整位された後、搬送ベルト18によって原稿載置台12上の所定位置へ搬送される。

【0025】

ADF7において、搬送ベルト18を挟んでアライニングローラ対16と反対側の端部には、反転ローラ20、非反転センサ21、フリッパ22、および、排

紙ローラ23が配設されている。スキヤナ部4により画像情報の読み取られた原稿Dは、搬送ベルト18により原稿載置台12上から送り出され、反転ローラ20、フラッパ21、および、排紙ローラ22を介してADF7上面の原稿排紙部24上に排出される。原稿Dの裏面を読み取る場合、フラッパ22を切換えることにより、搬送ベルト18によって搬送されてきた原稿Dは、反転ローラ20によって反転された後、再度、搬送ベルト18により原稿載置台12上の所定位置に送られる。

## 【0026】

装置本体10内に配設されたスキヤナ部4は、原稿載置台12上に載置された原稿Dを照明する光源としての露光ランプ25、および、原稿Dからの反射光を所定の方向に反射する第1のミラー26を有し、これらの露光ランプ25および第1のミラー26は、原稿載置台12の下方に配設された第1のキャリッジ27に取付けられている。第1のキャリッジ27は、原稿載置台12と平行に移動可能に配設され、図示しない歯付きベルトなどを介して駆動モータにより、原稿載置台12の下方を往復移動される。

## 【0027】

原稿載置台12の下方には、原稿載置台12と平行に移動可能な第2のキャリッジ28が配設されている。第2のキャリッジ28には、第1のミラー26により反射された原稿Dからの反射光を順に反射する第2および第3のミラー30、31が互いに直角に取付けられている。第2のキャリッジ28は、第1のキャリッジ27を駆動する歯付きベルトなどにより、第1のキャリッジ27に対して従動されるとともに、第1のキャリッジに対して1/2の速度で原稿載置台12に沿って平行に移動される。

## 【0028】

原稿載置台12の下方には、第2のキャリッジ28上の第3のミラー31からの反射光を集束する結像レンズ32と、結像レンズ32により集束された反射光を受光して光電変換する光電変換手段としてのCCD形のラインセンサ34とが配設されている。結像レンズ32は、第3のミラー31により反射された光の光軸を含む面内に、駆動機構を介して移動可能に配設され、自身が移動することで

反射光を所望の倍率で結像する。そして、ラインセンサ34は、入射した反射光を光電変換し、読み取った原稿Dに対応する電気信号を出力する。

## 【0029】

一方、プリンタ部6は、潜像形成手段としてのレーザ露光装置40を備えている。レーザ露光装置40は、光源としての半導体レーザ発振器41と、半導体レーザ発振器41から出射されたレーザ光を連続的に偏向する走査部材としてのポリゴンミラー36と、ポリゴンミラー36を後述する所定の回転数で回転駆動する走査モータとしてのポリゴンモータ37と、ポリゴンミラー36からのレーザ光を偏向して後述する感光体ドラム44へ導く光学系42とを備えている。このような構成のレーザ露光装置40は、装置本体10の図示しない支持フレームに固定支持されている。

## 【0030】

半導体レーザ発振器41は、スキャナ部4により読み取られた原稿Dの画像情報、あるいは、ファクシミリ送受信文書情報などに応じてオン・オフ制御され、そのレーザ光はポリゴンミラー36および光学系42を介して感光体ドラム44へ向けられ、感光体ドラム44の周面上を露光走査することにより、感光体ドラム44の周面上に静電潜像を形成する。

## 【0031】

また、プリンタ部6は、装置本体10のほぼ中央に配設された像担持体としての回転自在な感光体ドラム44を有し、感光体ドラム44の周面は、レーザ露光装置40からのレーザ光により露光走査され、所望の静電潜像が形成される。感光体ドラム44の周囲には、感光体ドラム44の周面を所定の電荷に帯電させる帯電用帯電器45、感光体ドラム44上に形成された静電潜像に現像剤としてのトナーを供給して所望の画像濃度で現像する現像手段としての現像器46、後述する給紙カセットから供給された被画像形成媒体としての用紙Pを感光体ドラム44から分離させるための剥離用帯電器47、感光体ドラム44上に形成されたトナー像を用紙Pに転写させる転写用帯電器48、感光体ドラム44の周面から用紙Pを剥離する剥離爪49、感光体ドラム44の周面に残留したトナーを清掃する清掃装置50、および、感光体ドラム44の周面を除電する除電器51が順

に配置されている。

【0032】

装置本体10内の下部には、それぞれ装置本体10から引出し可能な上段給紙カセット52、中段給紙カセット53、下段給紙カセット54が互いに積層状態に配設され、各給紙カセット52～54内にはサイズの異なる用紙Pが装填されている。これらの給紙カセット52～54の側方には大容量フィーダ55が設けられ、この大容量フィーダ55には、使用頻度の高いサイズの用紙P、たとえば、A4サイズの用紙Pが約3000枚収納されている。また、大容量フィーダ55の上方には、手差しトレイ56を兼ねた給紙カセット57が脱着自在に装着されている。

【0033】

装置本体10内には、各給紙カセット52～54および大容量フィーダ55から感光体ドラム44と転写チャージャ48との間に位置した転写部を通って延びる搬送路58が形成され、この搬送路58の終端には、定着ランプ60aを有する定着装置60が設けられている。定着装置60に対向した装置本体10の側壁には排出口61が形成され、この排出口61にはシングルトレイのフィニッシャ150が装着されている。

【0034】

上段給紙カセット52、中段給紙カセット53、下段給紙カセット54、給紙カセット57の近傍および大容量フィーダ55の近傍には、給紙カセット52～54、57あるいは大容量フィーダ55から用紙Pを1枚ずつ取出すピックアップローラ63がそれぞれ設けられている。また、搬送路58には、ピックアップローラ63により取出された用紙Pを搬送路58を通して搬送する多数の給紙ローラ対64が設けられている。

【0035】

搬送路58において、感光体ドラム44の上流側にはレジストローラ対65が設けられている。レジストローラ対65は、取出された用紙Pの傾きを補正するとともに、感光体ドラム44上のトナー像の先端と用紙Pの先端とを整合させ、感光体ドラム44の周面の移動速度と同じ速度で用紙Pを転写部へ供給する。レ

ジストローラ対65の手前、つまり、給紙ローラ64側には、用紙Pの到達を検出するアライニング前センサ66が設けられている。

## 【0036】

ピックアップローラ63により、各給紙カセット52～54、57あるいは大容量フィーダ55から1枚ずつ取出された用紙Pは、給紙ローラ対64によりレジストローラ対65へ送られる。そして、用紙Pは、レジストローラ対65により先端が整位された後、転写部に送られる。

## 【0037】

転写部において、感光体ドラム44上に形成された現像剤像、つまり、トナー像が、転写用帶電器48により用紙P上に転写される。トナー像の転写された用紙Pは、剥離用帶電器47および剥離爪49の作用により感光体ドラム44の周面から剥離され、搬送路52の一部を構成する搬送ベルト67を介して定着装置60に搬送される。そして、定着装置60によって現像剤像が用紙P上に溶融定着された後、用紙Pは、給紙ローラ対68および排紙ローラ対69により排出口61を通してフィニッシャ150上へ排出される。

## 【0038】

搬送路58の下方には、定着装置60を通過した用紙Pを反転して再びレジストローラ対65へ送る自動両面装置70が設けられている。自動両面装置70は、用紙Pを一時的に集積する一時集積部71と、搬送路58から分岐し、定着装置60を通過した用紙Pを反転して一時集積部71に導く反転路72と、一時集積部71に集積された用紙Pを1枚ずつ取出すピックアップローラ73と、取出された用紙Pを搬送路74を通してレジストローラ対65へ供給する給紙ローラ75とを備えている。また、搬送路58と反転路72との分岐部には、用紙Pを排出口61あるいは反転路72に選択的に振分ける振分けゲート76が設けられている。

## 【0039】

両面複写を行なう場合、定着装置60を通過した用紙Pは、振分けゲート76により反転路72に導かれ、反転された状態で一時集積部71に一時的に集積された後、ピックアップローラ73および給紙ローラ対75により、搬送路74を

通してレジストローラ対65へ送られる。そして、用紙Pはレジストローラ対65により整位された後、再び転写部に送られ、用紙Pの裏面にトナー像が転写される。その後、用紙Pは、搬送路58、定着装置60および排紙ローラ69を介してフィニッシャ150に排紙される。

#### 【0040】

フィニッシャ150は、排出された一部構成の文書を一部単位でステープル止めして貯めていくものである。ステープルする用紙Pが1枚、排出口61から排出される度にガイドバー151にてステープルされる側に寄せて整合する。全てが排出され終わると、紙抑えアーム152が排出された一部単位の用紙Pを抑え、ステープラユニット（図示しない）がステープル止めを行なう。

#### 【0041】

その後、ガイドバー151が下がり、ステープル止めが終わった用紙Pは、その一部単位でフィニッシャ排出ローラ155にてフィニッシャ排出トレイ154に排出される。フィニッシャ排出トレイ154の下がる量は、排出される用紙Pの枚数によりある程度決められ、一部単位に排出される度にステップ的に下がる。また、排出される用紙Pを整合するガイドバー151は、フィニッシャ排出トレイ154上に載った既にステープル止めされた用紙Pに当たらないような高さの位置にある。

#### 【0042】

また、フィニッシャ排出トレイ154は、ソートモード時、一部ごとにシフト（たとえば、前後左右の4つの方向へ）するシフト機構（図示しない）に接続されている。

#### 【0043】

なお、装置本体10の前面上部には、様々な複写条件並びに複写動作を開始させる複写開始命令などを入力したり、動作状態などを表示する操作パネル80（図示しない）が設けられている。

#### 【0044】

図2は、図1に示したデジタル複写機の電気的接続および制御のための信号の流れを概略的に表わすブロック図を示している。図2において、制御系は、主制

御部90内のメインCPU91と、スキャナ部4のスキャナCPU100と、プリンタ部6のプリンタCPU110の3つのCPU（セントラル・プロセッサー・ユニット）で構成され、これらは共有バス120で接続されている。

#### 【0045】

メインCPU91は、プリンタCPU110と共有RAM95を介して双方向通信を行なうものであり、メインCPU91は動作指示をだし、プリンタCPU110は状態ステータスを返すようになっている。プリンタCPU110とスキャナCPU100はシリアル通信を行ない、プリンタCPU110は動作指示をだし、スキャナCPU100は状態ステータスを返すようになっている。

#### 【0046】

共有バス120は、PCIバスのような完全同期形バスで、アドレスバスとデータバスは同じ信号線を時分割で利用するものであり、CPUを介したプログラムI/O転送、周辺デバイスがバスマスターとしてバスを制御し、直接メモリなどにアクセスするバスマスターによるデータ転送が可能である。

#### 【0047】

操作パネル80は、各種操作キー81、液晶表示部82、および、これらが接続されたパネルCPU83を有し、メインCPU91に接続されている。

#### 【0048】

主制御部90は、メインCPU91、ROM92、RAM93、NVRAM94、共有RAM95、画像処理部96、ページメモリ制御部97、および、ページメモリ98によって構成されている。

#### 【0049】

メインCPU91は、全体的な制御を司るものである。ROM92は、メインCPU91の制御プログラムなどが記憶されている。RAM93は、一時的に各種データを記憶するものである。

#### 【0050】

NVRAM（持久ランダムアクセスメモリ：nonvolatile RAM）94は、バッテリ（図示しない）にバックアップされた不揮発性のメモリであり、電源を遮断しても記憶データを保持するようになっている。

## 【0051】

共有RAM95は、メインCPU91とプリンタCPU110との間で、双方  
向通信を行なうために用いるものである。

## 【0052】

ページメモリ制御部97は、ページメモリ98に対して画像情報を記憶したり  
、読出したりするものである。ページメモリ98は、複数ページ分の画像情報を  
記憶できる領域を有し、キャナ部4からの画像情報を圧縮したデータを1ペー  
ジ分ごとに記憶可能に形成されている。

## 【0053】

キャナ部4は、全体の制御を司るキャナCPU100、制御プログラムな  
どが記憶されているROM101、データ記憶用のRAM102、ラインセンサ  
34を駆動するCCDドライバ103、露光ランプ25およびミラー26、27  
、28などを移動する走査モータの回転を制御する走査モータドライバ104、  
および、画像補正部105などによって構成されている。

## 【0054】

画像補正部105は、ラインセンサ34からのアナログ信号をデジタル信号に  
変換するA/D変換回路、ラインセンサ34のばらつき、あるいは、周囲の温度  
変化などに起因するラインセンサ34からの出力信号に対するスレッショルドレ  
ベルの変動を補正するためのシェーディング補正回路、および、シェーディング  
補正回路からのシェーディング補正されたデジタル信号を一旦記憶するラインメ  
モリなどから構成されている。

## 【0055】

プリンタ部6は、全体の制御を司るプリンタCPU110、制御プログラムな  
どが記憶されているROM111、データ記憶用のRAM112、半導体レーザ  
発振器41を駆動するレーザドライバ113、レーザ露光装置40のポリゴンモ  
ータ37を駆動するポリゴンモータドライバ114、搬送路58による用紙Pの  
搬送を制御する搬送制御部115、帶電用帶電器45、現像器46、転写用帶電  
器48を用いて帶電、現像、転写を行なうプロセスを制御するプロセス制御部1  
16、定着装置60を制御する定着制御部117、および、オプションを制御す

るオプション制御部118などによって構成されている。

#### 【0056】

なお、画像補正部105、ページメモリ98、画像処理部96、および、レザードライバ113はシリアルに接続され、この順に画像データが流れようになっている。ただし、ページメモリ98内に蓄積せずに、画像補正部105から画像処理部96へ画像データを流すことも可能である。

#### 【0057】

図3は、前記画像処理部96およびその周辺部の構成を詳細に示している。なお、説明を簡略化するため、ページメモリ制御部97、ページメモリ98などを省略して記述する。

#### 【0058】

システム制御部302は、メインCPU91とその周辺回路を含めたものである。メインCPU92、RAM93、操作パネル80は、メインCPUインターフェイス312により接続され、メインCPUインターフェイス312を経由して共有バス120にアクセスが可能である。

#### 【0059】

外部インターフェイス310は、共有バス120に接続され、共有バス120に接続されている各部に、外部インターフェイス310に接続される外部装置から共有バス120経由でデータを入出力するようになっている。

#### 【0060】

画像処理部96は、記憶部としての外部RAM311を内部に持つメモリインターフェイス304、入力バッファ305、出力バッファ306、演算部307、および、命令RAM308によって構成されている。

#### 【0061】

なお、メモリインターフェイス304には、RAM以外の記憶手段（たとえば、ハードディスク装置など）を設けることも可能であるが、本実施の形態ではRAMが設けられているものとして説明を行なう。

#### 【0062】

演算部307は、いわゆるCPU（プロセッサ）と呼ばれるプログラム駆動形

の演算部であり、たとえば、図4に示すように構成されている。図4において、演算部307は、命令で指定される汎用レジスタR0～R31からなるオペランド用のレジスタファイル401、現在実行中の命令を保持する命令レジスタ(IR)402、次に実行すべき命令RAM308内のアドレスを保持するプログラムカウンタ(PC)403、レジスタファイル401内の片方のソースレジスタ(Rs1)の内容を保持する演算用レジスタ(A)404、レジスタファイル401内の他方のソースレジスタ(Rs2)の内容を保持する演算用レジスタ(B)405、レジスタファイル401内のデスティネーションレジスタ(Rd)の内容に書込む内容を保持する演算用レジスタ(C)406、外部RAM311に対する読み出し／書き出しオペレーションの間、メモリのロケーションのアドレスを保持する外部RAMメモリアドレスレジスタ(EMAR)407、外部RAM311との間で渡されるデータを保持する外部RAMメモリデータレジスタ(EMDR)408、加算／減算／乗算／除算のような基本的算術演算やAND/ORのような論理演算を実行する算術論理演算ユニット(ALU1)409、命令RAM308に対する読み出し／書き出しオペレーションの間、メモリのロケーションのアドレスを保持する命令RAMメモリアドレスレジスタ(IMAR)410、命令RAM308との間で渡される命令を保持する命令RAMメモリデータレジスタ(IMDR)411、レジスタ411に保持される命令RAM308からの命令をP1、P2バスの接続により命令レジスタ402にロードするなど、主に命令RAM408と各レジスタとのデータの読み書きをS1、P1、P2バスをブリッジすることにより演算として実行する算術論理演算ユニット(ALU2)412、および、制御ユニット413によって構成されている。

### 【0063】

S1バス414は、算術論理演算ユニット409、412とレジスタ404、407、408とが接続され、これらの間でデータを転送する内部バスである。S2バス415は、算術論理演算ユニット409とレジスタ402、405、407、408とが接続され、これらの間でデータを転送する内部バスである。Dバス416は、算術論理演算ユニット409、412とプログラムカウンタ403、レジスタ406、407、408とが接続され、これらの間でデータを転送

する内部バスである。P1バス417、P2バス418は、算術論理演算ユニット412とプログラムカウンタ403、レジスタ402、410、411とが接続され、これらの間でデータを転送する内部バスである。

#### 【0064】

算術論理演算ユニット409、412は並列して動作し、算術論理演算ユニット412は命令取出し(fetch)サイクル、算術論理演算ユニット409は命令実行(execute)サイクルを行なう。分岐処理以外では算術論理演算ユニット412は算術論理演算ユニット409で実行される命令の1つ前を実行している。このため、命令取出し(fetch)と命令実行(execute)に同じバスを用いるノイマン形アーキテクチャで生じるバス上のボトルネックを回避し、高速な処理が可能となる。

#### 【0065】

ここでは、命令長およびレジスタ長は32ビット長ワードとして説明する。

#### 【0066】

以下に、命令取出し(fetch)サイクル時の動作について説明する。

#### 【0067】

命令取出しサイクルでは、プログラムカウンタ403の値が命令RAM308中のメモリアドレスを与える。プログラムカウンタ403の値がP1バス417、算術論理演算ユニット409、412、P2バス418を経由してメモリアドレスレジスタ410にロードされる。命令RAM308のアクセス時間に依存した遅延の後、メモリデータバスはメモリデータレジスタ411に命令データ(32ビット長ワードを想定)をロードする。

#### 【0068】

次に、メモリデータレジスタ411の内容をP1バス417、算術論理演算ユニット412、P2バス418を経由して命令レジスタ402にロードする。

#### 【0069】

命令取出しサイクルの最後に、次の実行命令の命令RAM308中のアドレスを指すようにするため、プログラムカウンタ403の値を4つだけ増やす。

#### 【0070】

上記の動作は略記すると以下のようになる。

【0071】

IMAR ← PC

IR ← IMDR

PC ← PC + 4

以下に、命令実行 (execute) サイクル時の動作について説明する。

【0072】

命令実行サイクルのステップは、実際に実行すべき命令に依存している。ほとんどの場合、オペランドはレジスタファイル401中のソースレジスタRs1, Rs2から取出される。ソースレジスタRs1, Rs2は、命令で指定されるレジスタアドレスを用いて選択する。これら2つのソースレジスタRs1, Rs2の内容は、一旦、演算用レジスタ404, 405にロードされる。

【0073】

上記の動作は略記すると以下のようになる。

【0074】

A ← Ss1

B ← Rs2

命令のタイプとは無関係にレジスタフィールドは同一位置にあるとする。本実施の形態では、16ビット目から20ビット目でソースレジスタを1つ指定し、1ビット目から15ビット目でもう1つのソースレジスタを指定する。

【0075】

以降のステップは、操作コードで指定される命令の種別に依存する。操作コードは、制御ユニット413内のハードウェアでデコードされる。続いて、操作コードの主要なものについて、そのステップを以下に説明する。

【0076】

算術論理演算命令レジスター・レジスタ形

レジスタを3つ用いたADD R1, R2, R3といった算術論理演算命令では、演算用レジスタ404の内容と演算用レジスタ405の内容を算術論理演算ユニット409に転送して算術論理演算を行ない、その演算結果を演算用レジス

タ406に転送する。具体的には、S1バス414を用いて演算用レジスタ404の内容を算術論理演算ユニット409に転送し、S2バス415を用いて演算用レジスタ405の内容を算術論理演算ユニット409に転送し、D2バス416は算術論理演算ユニット409の出力を演算用レジスタ406に転送するのに用いる。演算用レジスタ406の内容は、レジスタファイル401内のデスティネーションレジスタRdにコピーされる。

## 【0077】

上記の動作を略記すると以下のようになる（；は同時動作を示す）。

## 【0078】

```
S1バス←A ; S2バス←B
Dバス←S1バス<operation>S2バス
C←Dバス
Rd←C
```

## 算術論理演算命令レジスター定数形

レジスタを2つと定数を1つ用いたADD R1, R2, 44のような算術論理演算命令は、ソースの1つが命令後の下位16ビットに保持された定数であると言う点が異なる。すなわち、命令レジスタ402の下位16ビットから定数を抽出する。

## 【0079】

上記動作を略記すると以下のようになる。

## 【0080】

```
S1バス←A ; S2バス←IR(15~0ビット)
Dバス←S1バス<operation>S2バス
C←Dバス
Rd←C
```

## 外部RAMメモリ参照（ロード／ストア）命令

外部RAM311からのロード命令でもストア命令でも、LD R1, 100 [R2] (R2+100番地の内容をR1にコピー)、ST R6, 200 [R8] (R6番地の内容をR8+200番地にコピー) のように、外部RAM31

1内のロケーションアドレスは、ソースレジスタRs1と下位側16ビットのオフセットとを加算したものとする。この演算には算術論理演算ユニット409が用いられ、その演算結果はメモリアドレスレジスタ407にロードされる。ロード命令ならば、指定されたメモリロケーションの内容はメモリデータレジスタ408から算術論理演算ユニット409を経由して演算用レジスタ406に引き渡される。完全なシーケンスは以下のようになる。

## 【0081】

```
EMAR←A+IR (15~0ビット)
C←EMDR
RD←C
```

ストア命令の場合も同様であり、シーケンスは以下のようになる。

## 【0082】

```
EMAR←A+IR (15~0ビット)
EMDR←B
```

## 分岐命令

分岐命令では、命令で指定された条件の真偽判定を行なう。たとえば、BEQ R2, R1, L1では、R2=R1であればPC+L1、つまり、命令レジスタ402の下位16ビットに相当するL1分だけプログラムカウンタ403を算術論理演算ユニット409を用いてオフセットする。シーケンスは以下の通りである。

## 【0083】

```
condition←A<operation>B
PC←PC+IR (15~0ビット)
```

## ジャンプ命令

ジャンプ命令はJ100[R1]のように指定され、R1の内容+100をプログラムカウンタ403にロードすることにより実現される。シーケンスは以下の通りである。

## 【0084】

```
PC←A<operation>IR (15~0ビット)
```

以上が図4の演算部307の基本動作であるが、演算部307は一般のCPUとは異なった次の機能があり、命令RAM308が小容量でも様々な画像処理に対応することができる。その機能とは、外部RAM311から命令RAM308へのプログラムロード機能である。そのシーケンスを以下に簡単に説明する。

## 【0085】

命令はILD R1, 100 [R2] (外部RAM R2+100番地の内容を命令RAM R1番地にコピー) のように記述される。まず、算術論理演算ユニット412により以下のシーケンスが実行される。

## 【0086】

A ← R d (例ではR1の内容がレジスタAに)

IMAR ← A

これと平行して、算術論理演算ユニット409により以下のシーケンスが実行される。

## 【0087】

B ← R s 1 (例ではR2の内容がレジスタBに)

EMAR ← B + IR (15~0ビット)

これにより、メモリデータレジスタ408には、外部RAM311からメモリアドレスレジス407の指定するメモリの内容がロードされる。続いて、メモリデータレジスタ408の内容は、算術論理演算ユニット412によりS1バス414、算術論理演算ユニット412、P2バス418を経由しメモリデータレジスタ411にロードされる。

## 【0088】

IMDR ← EMDR

このロードが終了すると、メモリアドレスレジス410の示すメモリアドレスにメモリデータレジスタ411の内容がロードされる。これを繰り返すことにより、外部RAM311から命令RAM308へのプログラムロードが行なわれる。

## 【0089】

ストアも同様に可能であり、命令はIST R6, 200 [R8] (命令RA

M R 6番地を外部RAM R 8 + 200番地にコピー) のように記述される。

まず、算術論理演算ユニット409により以下のシーケンスが実行される。

【0090】

B ← R d (例ではR 8の内容がレジスタBに)

EMAR ← B + IR (15~0ビット)

これと平行して、算術論理演算ユニット412では以下のシーケンスが実行される。

【0091】

A ← R s 1 (例ではR 6の内容がレジスタAに)

IMAR ← A

この後、メモリデータレジスタ411にメモリアドレスレジス410の指すアドレスから命令が読込まれる。メモリデータレジスタ411の内容が、P1バス417、算術論理演算ユニット412、Dバス416を経由してメモリデータレジスタ408にコピーされる。

【0092】

EMDR ← IMDR

このロードが終了すると、メモリアドレスレジス407の示すメモリアドレスにメモリデータレジスタ408の内容がロードされる。これを繰り返すことにより、命令RAM308から外部RAM311へのストアが行なわれる。

【0093】

以上が、演算部307およびこれと関連する外部RAM311と命令RAM308の概要である。この演算部307により、一般的なコンピュータで行なわれる演算処理が実現できる。その中には、デジタル複写機やプリンタなどで行なわれる下記に例をあげる画像処理が含まれる。

【0094】

- ・ヒストグラム作成
- ・γ補正
- ・色変換
- ・ハイパスフィルタ

- ・ローバスフィルタ
- ・墨入れ (UCR、UCA)
- ・階調処理 (誤差挿散法、組織ディザ法)
- ・文字／画像識別

入力バッファ305は、たとえば、図5に示すような同期形ファイフオ (FIFO) であり、スキャナ部4からの書込信号WRに対して FIFO内部の状態を満杯検出信号FULLとして出力する。スキャナ部4は、満杯でないときに入力データDATAINをFIFOに出力し、FIFO側はこれを内部に記憶する。また、入力バッファ305は、メモリインタフェイス304からの読出信号RDに対して FIFO内部の状態を空検出信号EMPTYとして出力する。メモリインタフェイス304は、FIFOが空でないとき出力データDADAOUTを読出す。

#### 【0095】

出力バッファ306も、入力バッファ305と同様、図6に示すような同期形 FIFOであり、メモリインタフェイス304からの書込信号WRに対して FIFO内部の状態を満杯検出信号FULLとして出力する。メモリインタフェイス304は、満杯でないときに入力データDATAINをFIFOに出力し、FIFO側はこれを内部に記憶する。また、出力バッファ306は、プリンタ部6からの読出信号RDに対して FIFO内部の状態を空検出信号EMPTYとして出力する。プリンタ部6は、FIFOが空でないとき出力データDADAOUT (つまり、画像処理後の画像データ) を読出す。

#### 【0096】

メモリインタフェイス304は、入力バッファ305、出力バッファ306、バス120、演算部307を接続するインタフェイスであり、内部に大容量の外部RAM311を有する。

#### 【0097】

メモリインタフェイス304は、入力バッファ305に対して読出信号RDを出力し、入力バッファ305が空でないならば、入力バッファ305から画像データを読み出し、外部RAM311のあらかじめ定められたアドレスに、この画像

データを記憶する。

【0098】

また、メモリインターフェイス304は、出力バッファ306に書込信号WRを出力し、空検出信号EMPTYにより出力バッファ306が空であることを確かめた上で、出力バッファ306に外部RAM311のあらかじめ定められたアドレスにあるデータを出力する。

【0099】

また、メモリインターフェイス304は、制御ユニット413から出力される読出制御信号に応じて、演算部307からメモリアドレスレジスタ407を経由して出力される外部RAM311のアドレス位置から、データを読み出し、メモリデータレジスタ408に出力する。同様に、制御ユニット413から出力される書込制御信号に応じて、演算部307からメモリアドレスレジスタ407を経由して出力される外部RAM311のアドレス位置から、メモリデータレジスタ408の内容を記憶する。

【0100】

また、メモリインターフェイス304内のバス・マスタ回路により、外部RAM311は共有バス120のアドレス空間と接続されており、共有バス120から外部RAM311に対して読み出し／書き込みが行なわれる。

【0101】

以上が画像処理部96の構成であるが、本発明はこの画像処理部96を用いて、複写時に図7に示すフローチャートの処理を行なうことを特徴とする。以下、これを簡単に説明する。

【0102】

まず、複写開始前に、操作パネル80からユーザにより入力される情報に基づき、あらかじめメモリインターフェイス304内の外部RAM311に記憶されている画像処理プログラムが選択され、演算部307を通じて命令RAM308にロードされる(S1)。

【0103】

次に、操作パネル80からの処理開始指示に基づき、スキヤナ部4が原稿の読み

取り動作を開始する（S2）。この読み取り動作によるスキャナ部4からの画像データは、入力バッファ305にバッファリングされた後、メモリインターフェイス304に出力される（S3）。メモリインターフェイス304では、外部RAM311のあらかじめ指定されてあるアドレス位置に入力バッファ305からの画像データを記憶する（S4）。この外部RAM311には、演算部307で用いる演算用データなども記憶されている。

#### 【0104】

メモリインターフェイス304は、外部RAM311内にある画像データを演算部307の読み出制御信号に応じて順次出力する（S5）。演算部307は、メモリインターフェイス304から入力される画像データを命令RAM308上のプログラムに基づき処理を行ない、再度、メモリインターフェイス304に画像データとして出力する（S6）。

#### 【0105】

メモリインターフェイス304は、演算部307の出力した処理後の画像データを外部RAM311のあらかじめ定められたアドレスに記憶し、そのアドレスから出力バッファ306に出力する（S7）。出力バッファ306は、接続されているプリンタ部6に応じて、画像データを出力する（S8）。

#### 【0106】

ここで、ステップS1において、ユーザにより入力される情報について一例を説明する。操作パネル80上の液晶表示部82には、たとえば、「文字写真原稿」、「文字原稿」、「写真原稿」の原稿モードを指定する3つの原稿モードスイッチが表示されており、ユーザは実行時にこれらを選択する。それぞれの原稿モードでは使用する画像処理プログラムが異なり、簡単にまとめると以下のようになっている。

#### 【0107】

文字写真原稿：識別→色変換→フィルタ処理→墨入れ→誤差拡散法

文字原稿 : 色変換→フィルタ処理→墨入れ→誤差拡散法

写真原稿 : 色変換→フィルタ処理→墨入れ→誤差ディザ法

ステップS1で、このモード情報に基づきそれぞれの原稿モードに応じたプロ

グラムを命令RAM308へロードしない場合、命令RAM308上にこの3つの原稿モードが同時に満足するようなプログラムを開発する必要がある。通常、命令RAM308には高速動作メモリを用いるが、これは高価なため、小容量( $1024 \times 32$ ビットなど)のものしか実装できない。この小容量なメモリで3つの原稿モードを処理速度、画質で満足するようなプログラムの開発は困難である。

#### 【0108】

そこで、本実施の形態では、上記3つの原稿モードそれぞれに応じた3つの画像処理プログラムをあらかじめ外部RAM311内に用意しておき、ステップS1において、操作パネル80の操作で原稿モードに応じた画像処理プログラムを命令RAM308にロードする。

#### 【0109】

このように、それぞれの原稿モードや機能ごとに命令RAM308の全ての領域が使えるため、より複雑なプログラムが可能であり、処理速度、画質面で満足のゆく画像処理が可能であり、命令RAM308の有効活用という点で優れている。また、同一機能の実現を考えた場合、高価な高速命令メモリが小容量でたりるため、コストの削減が可能である。

#### 【0110】

次に、第2の実施の形態について説明する。

#### 【0111】

第2の実施の形態は、まず、演算部307によって画像の特徴量を算出し、この算出した特徴量に応じて、メモリインターフェイス304内の外部RAM311に記憶されている適切な画像処理プログラムを命令RAM308へ演算部307を通じてロードすることを特徴とする。以下、その処理について図8および図9に示すフローチャートを参照して説明する。

#### 【0112】

なお、装置構成は前述した第1の実施の形態図と同様なので、それを基に説明することとして、構成そのものの説明は省略する。

#### 【0113】

まず、複写開始前に、あらかじめメモリインタフェイス304内の外部RAM311に記憶されている画像特徴量抽出プログラムが選択され、演算部307を通じて命令RAM308にロードされる(S11)。

#### 【0114】

次に、操作パネル80からの処理開始指示に基づき、スキャナ部4がスキャンを開始する(S12)。このスキャンによるスキャナ部4からの画像データは、入力バッファ305にバッファリングされた後、メモリインタフェイス304に出力される(S13)。メモリインタフェイス304では、外部RAM311のあらかじめ指定されてあるアドレス位置に入力バッファ305からの画像データを記憶する(S14)。この外部RAM311には、演算部307で用いる演算用データなども記憶されている。

#### 【0115】

メモリインタフェイス304は、外部RAM311内にある画像データを演算部307の読み出制御信号に応じて順次出力する(S15)。演算部307は、メモリインタフェイス304から入力される画像データを命令RAM308上の画像特徴量抽出プログラムに基づき処理を行ない、画像の特徴量を算出する(S16)。

#### 【0116】

演算部307は、画像特徴量算出後、この算出した画像特徴量に基づき、あらかじめメモリインタフェイス304内の外部RAM311に記憶されている、上記算出された画像特徴量に対応した適切な画像処理プログラムを選択し、命令RAM308にロードする(S17)。

#### 【0117】

次に、演算部307は、スキャナ部4に対して再スキャンをリクエストすることにより、スキャナ部4は再スキャンを開始する(S18)。この再スキャンによるスキャナ部4からの画像データは、入力バッファ305にバッファリングされた後、メモリインタフェイス304に出力される(S19)。メモリインタフェイス304では、外部RAM311のあらかじめ指定されてあるアドレス位置に入力バッファ305からの画像データを記憶する(S20)。

## 【0118】

メモリインタフェイス304は、外部RAM311内にある画像データを演算部307の読出制御信号に応じて順次出力する（S21）。演算部307は、メモリインタフェイス304から入力される画像データを命令RAM308上の画像処理プログラムに基づき処理し、再度、メモリインタフェイス304に画像データとして出力する（S22）。

## 【0119】

メモリインタフェイス304は、演算部307の出力した処理後の画像データを外部RAM311のあらかじめ定められたアドレスに記憶し、そのアドレスから出力バッファ306に出力する（S23）。出力バッファ306は、接続されているプリンタ部6に応じて、画像データを出力する（S24）。

## 【0120】

ここで、ステップS16で算出される画像特徴量と、ステップS17でロードされる画像処理プログラムについて、一例をあげて説明する。画像特徴量として濃度ヒストグラムの場合を例とする。濃度ヒストグラムとは、画像のある領域の画素を画像濃度領域ごとに分類し、分類ごとに、その画素数を数えたものである。

## 【0121】

ステップS11～S16の処理により、画像のある領域の濃度ヒストグラムが計算される。濃度ヒストグラムの分布がグレイカラーのみの場合はモノクロ原稿であり、色域全体に広がっている場合はカラー原稿であることがわかる。ステップS17では、濃度ヒストグラムからわかるモノクロ原稿か、カラー原稿かに合わせて、それに合った画像処理プログラムをロードする。一例を挙げると以下のようなになる。

## 【0122】

カラー原稿：色変換→フィルタ処理→墨入れ→組織ディザ法

モノクロ原稿：モノクロ化処理→フィルタ処理→誤差拡散法→スムージング

このように、本実施の形態によると、小容量の命令RAM308を有効に用いて、原稿の特徴にあった画像処理が可能となり、高画質化、処理の高速化が可能

となる。

【0123】

次に、第3の実施の形態について説明する。

【0124】

第3の実施の形態は、スキャナ部4がプリスキャン、本スキャンなどの複数の走査モードを有する場合で、そのプリスキャン、本スキャンのスキャン動作を行なう際に、それぞれの走査モードに合わせて、スキャン実行前にあらかじめメモリインターフェイス304内の外部RAM311に記憶されている画像処理プログラムを命令RAM308へ演算部307を通じてロードすることを特徴とする。

以下、その処理について図10および図11に示すフローチャートを参照して説明する。

【0125】

なお、装置構成は前述した第1の実施の形態図と同様なので、それを基に説明することとして、構成そのものの説明は省略する。

【0126】

まず、複写開始前に、あらかじめメモリインターフェイス304内の外部RAM311に記憶されているプリスキャン用画像処理プログラムが選択され、演算部307を通じて命令RAM308にロードされる(S31)。

【0127】

次に、操作パネル80からの処理開始指示に基づき、スキャナ部4がスキャンを開始する(S32)。このスキャンによるスキャナ部4からの画像データは、入力バッファ305にバッファリングされた後、メモリインターフェイス304に出力される(S33)。メモリインターフェイス304では、外部RAM311のあらかじめ指定されてあるアドレス位置に入力バッファ305からの画像データを記憶する(S34)。この外部RAM311には、演算部307で用いる演算用データなども記憶されている。

【0128】

メモリインターフェイス304は、外部RAM311内にある画像データを演算部307の読み出制御信号に応じて順次出力する(S35)。演算部307は、メ

モリインターフェイス304から入力される画像データを命令RAM308上のプリスキヤン用画像処理プログラムに基づき処理を行ない、メモリインターフェイス304にプリスキヤン画像データとして出力する（S36）。

## 【0129】

メモリインターフェイス304は、演算部307の出力した処理後のプリスキヤン画像データを外部RAM311のあらかじめ定められたアドレスに順次記憶していく（S37）。

## 【0130】

演算部307は、プリスキヤン終了後、あらかじめメモリインターフェイス304内の外部RAM311に記憶されている本スキヤン用画像処理プログラムを選択し、命令RAM308にロードする（S38）。

## 【0131】

次に、演算部307は、スキヤナ部4に対して本スキヤンをリクエストすることにより、スキヤナ部4は本スキヤンを開始する（S39）。この本スキヤンによるスキヤナ部4からの画像データは、入力バッファ305にバッファリングされた後、メモリインターフェイス304に出力される（S40）。メモリインターフェイス304では、外部RAM311のあらかじめ指定されたアドレス位置に入力バッファ305からの画像データを記憶する（S41）。

## 【0132】

メモリインターフェイス304は、外部RAM311内にある画像データを演算部307の読み出制御信号に応じて順次出力する（S42）。また、メモリインターフェイス304は、現在処理中の画像データに対応する外部RAM311内にあるプリスキヤン画像データを演算部307の読み出制御信号に応じて順次出力する（S43）。

## 【0133】

演算部307は、メモリインターフェイス304から入力される画像データとプリスキヤン画像データとを基に、命令RAM308上の本スキヤン用画像処理プログラムに基づき処理し、メモリインターフェイス304に画像データとして出力する（S44）。

## 【0134】

メモリインターフェイス304は、演算部307の出力した処理後の画像データを外部RAM311のあらかじめ定められたアドレスに記憶し、そのアドレスから出力バッファ306に出力する（S45）。出力バッファ306は、接続されているプリンタ部6に応じて、画像データを出力する（S46）。

## 【0135】

ここで、プリスキャン用と本スキャン用の画像処理プログラムについて、一例をあげて簡単に説明する。プリスキャンでは、原稿が文字原稿か、文字写真混在原稿か、写真原稿かが識別される原稿種別識別プログラムが実行され、この識別結果に基づき原稿中の文字領域、写真領域を識別する領域識別プログラムが実行され、その識別結果として画像中の各画素が文字か写真かに分類され、その分類結果が外部RAM311に蓄積される。

## 【0136】

処理の高速化のために、一般にプリスキャンは本スキャンよりも荒い解像度で行なわれる（走査スピードを変更して）。この識別プログラムは非常に複雑なため、プログラム規模が大きく、小容量の命令RAM308上では他の処理プログラムを共存できない。

## 【0137】

そこで、プリスキャン時は領域識別プログラムのみを命令RAM308にロードして、演算部307で実行し、その結果を外部RAM311に記憶しておく。プリスキャン後、本スキャン時には、外部RAM311内にある識別結果を基に、文字、写真に適した以下の画像処理を実行する。

## 【0138】

色変換→フィルタ処理→墨入れ→誤差拡散法

このように、プリスキャンと本スキャンの画像処理プログラムを分離し、本実施の形態の手順でロードすれば、小容量の外部RAM308でも複雑な識別を利用した画像処理が実現できる。

## 【0139】

次に、第4の実施の形態について説明する。

## 【0140】

第4の実施の形態の第1の実施の形態と異なる点は、図12に示すように、プリンタ部6のエンジン状態を検知するための状態検知手段としてのエンジンセンサ313を付加したものであり、その他の部分は前述した第1の実施の形態と同様であるので、その説明は省略する。

## 【0141】

第4の実施の形態は、エンジンセンサ313から出力されるプリンタ部6のエンジン状況に基づき、これに適した画像処理プログラムを外部RAM311から命令RAM308にロードすることを特徴とする。複写時の処理は、図7に示した第1の実施の形態のフローチャートにおけるステップS1の処理を、図13に示すように、「エンジンセンサ313により出力されるエンジン状況に応じて、これに対応した画像処理プログラムを外部RAM311から命令RAM308にロードする」と変更したものである。

## 【0142】

具体的に説明すると、エンジンセンサ313とは、たとえば、感光体ドラム上に現像されたテストパターンを読取るCCDセンサや、エンジンの温度や湿度を測定する温湿度センサなどである。これらのセンサ情報から、たとえば、テストパターンからエンジンのγ特性（パルス幅-濃度）が急峻であることが検知されると、階調数が充分に取れていないと判断して、命令RAM308には多値数を落とした中間調処理プログラムがロードされる。

## 【0143】

また、温湿度センサが高温多温を検知すると、最大濃度を抑えるレーザパルス幅選択プログラムが、温湿度センサが低温低温を検知すると、最大濃度をできるだけ上げるようなレーザパルス幅選択プログラムがロードされ、それぞれの状態に適したγ変換プログラムもロードされる。

## 【0144】

次に、第5の実施の形態について説明する。

## 【0145】

第5の実施の形態は、命令RAM308にロードされた各画像処理プログラム

の頻度を外部RAM311に記憶しておき、使用頻度が高いプログラムをユーザの操作前にロードしておき、操作パネル80からのプログラムロードの指示後に未ロード分のプログラムのみをロードするコトを特徴とする。これにより、プログラムロードに要する時間を短縮することが可能になり、複写機能の高速化が可能となる。

#### 【0146】

複写時の処理は、図7に示した第1の実施の形態のフローチャートにおけるステップS1の前に、図14に示すように、新たなステップS0の処理、すなわち、「ウェイト時に使用頻度の高い画像処理プログラムを外部RAM311から命令RAM308にロードする」を付加したものである。

#### 【0147】

なお、装置構成は前述した第1の実施の形態図と同様なので、その説明は省略する。

#### 【0148】

次に、第6の実施の形態について説明する。

#### 【0149】

なお、装置構成は前述した第1の実施の形態図と同様なので、それを基に説明することとして、構成そのものの説明は省略する。

#### 【0150】

第6の実施の形態は、操作パネル80からの入力情報に応じて命令RAM308、外部RAM311内のデータを操作パネル80の液晶表示部84に表示することを特徴とする。命令RAM308、外部RAM311の各記憶エリアには、それぞれアドレスが割り当てられており、操作パネル80から、たとえば、

DUMP A000 A1000

などのように、コマンドを入力すると、RAMのA000番地からA1000番地に記憶されているプログラムやデータが操作パネル80の液晶表示部84上に表示されるようになっている。この機能により、プログラム開発時のデバッグ作業の効率が向上する。

#### 【0151】

また、単にデータを表示するだけでなく、現在動作中のプログラムを表わす記号を操作パネル80の液晶表示部84上に表示することにより、動作状態の監視が可能となる。

【0152】

また、外部RAM311にはスキャナ部4から入力される画像データが順次記憶されていくが、この記憶されているアドレスを指定し（画像内の座標から決定される）、操作パネル80の液晶表示部84上に指定アドレス内のデータを表示することにより、スキャナ部4の機能確認が可能になる。

【0153】

次に、第7の実施の形態について説明する。

【0154】

第7の実施の形態の第1の実施の形態と異なる点は、図15に示すように、内部情報を画像化するための情報画像化手段としての内部情報画像化部（たとえば、RIP：Raster Image Processor）314を付加したものであり、その他の部分は前述した第1の実施の形態と同様であるので、その説明は省略する。

【0155】

第7の実施の形態は、操作パネル80からの指示に応じて、命令RAM308、外部RAM311内の情報を内部情報画像化部314により画像化して、プリンタ部6から記録出力することを特徴とする。

【0156】

内部情報画像化部314は、共有バス120と接続され、内部にRAM315を有するメモリインターフェイス316、画像化のための演算処理を行なうCPU317、および、画像化された情報をプリンタ部6へ出力するための出力バッファ318によって構成されていて、RAM315には、命令RAM308および外部RAM311内のデータなどを画像化するための画像化処理プログラムが記憶されている。

【0157】

この画像化処理プログラムとしては、データを文字コードに変換、および、数値データをグラフに変換するものなどが含まれる。たとえば、命令RAM308

内のγ変換用のγデータを内部情報画像化部314で画像化し、プリンタ部6で記録出力することにより、図16に示すようなグラフを得ることができる。これにより、デバック時やメンテナンスサービス時に、設定状態などが容易にわかるため、作業効率が著しく向上する。

#### 【0158】

なお、当然ではあるが、内部情報画像化部314は、画像処理部96内の演算部307、外部RAM311および出力バッファ306などを用いて代用することも可能である。

#### 【0159】

##### 【発明の効果】

以上詳述したように本発明によれば、たとえば、操作パネルからユーザが指定する画像複写モードなどの入力情報により、必要な画像処理と必要でない画像処理が決定できることに着目し、この入力情報に応じて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる画像処理装置を提供できる。

#### 【0160】

また、本発明によれば、画像の特徴量（たとえば、ヒストグラム）により、原稿が文字原稿か、ビクトリアルな原稿かを識別できるため、画像の特徴量に応じて必要な画像処理と必要でない画像処理が決定できることに着目し、この画像の特徴量に基づいて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる画像処理装置を提供できる。

#### 【0161】

また、本発明によれば、画像入力手段の走査実行時の走査モードに応じて使用すべき画像処理プログラムが限定されることに着目し、走査モードに応じて適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能となる画像処理装置を提供できる。

##### 【図面の簡単な説明】

#### 【図1】

本発明の実施の形態に係るデジタル式カラー複写機などの画像処理装置の内部構成を模式的に示す側面図。

【図2】

図1に示した画像処理装置の電気的接続および制御のための信号の流れを概略的に示すブロック図。

【図3】

第1の実施の形態に係る画像処理部およびその周辺部の構成を詳細に示すブロック図。

【図4】

演算部の構成を詳細に示すブロック図。

【図5】

入力バッファの一構成例を示すブロック図。

【図6】

出力バッファの一構成例を示すブロック図。

【図7】

第1の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図8】

第2の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図9】

第2の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図10】

第3の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図11】

第3の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図12】

第4の実施の形態に係る画像処理部およびその周辺部の構成を詳細に示すブロック図。

【図13】

第4の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図14】

第5の実施の形態に係る画像処理部における画像処理の流れを説明するフローチャート。

【図15】

第7の実施の形態に係る画像処理部およびその周辺部の構成を詳細に示すブロック図。

【図16】

内部情報画像化部で画像化された情報の記録出力例を示す図。

【符号の説明】

D ……原稿

4 ……スキャナ部（画像入力手段）

6 ……プリンタ部（画像出力手段、記録出力手段）

8 0 ……操作パネル

8 2 ……液晶表示部（表示出力手段）

9 0 ……主制御部

9 1 ……メインCPU

9 2 ……ROM

9 3 ……RAM

9 6 ……画像処理部

1 2 0 ……共有バス

3 0 4 ……メモリインターフェイス

3 0 5 ……入力バッファ（第1のバッファ）

3 0 6 ……出力バッファ（第2のバッファ）

307 ……演算部（演算手段）

308 ……命令RAM（記憶手段）

310 ……外部インターフェイス

311 ……外部RAM（記憶手段）

312 ……メインCPUインターフェイス

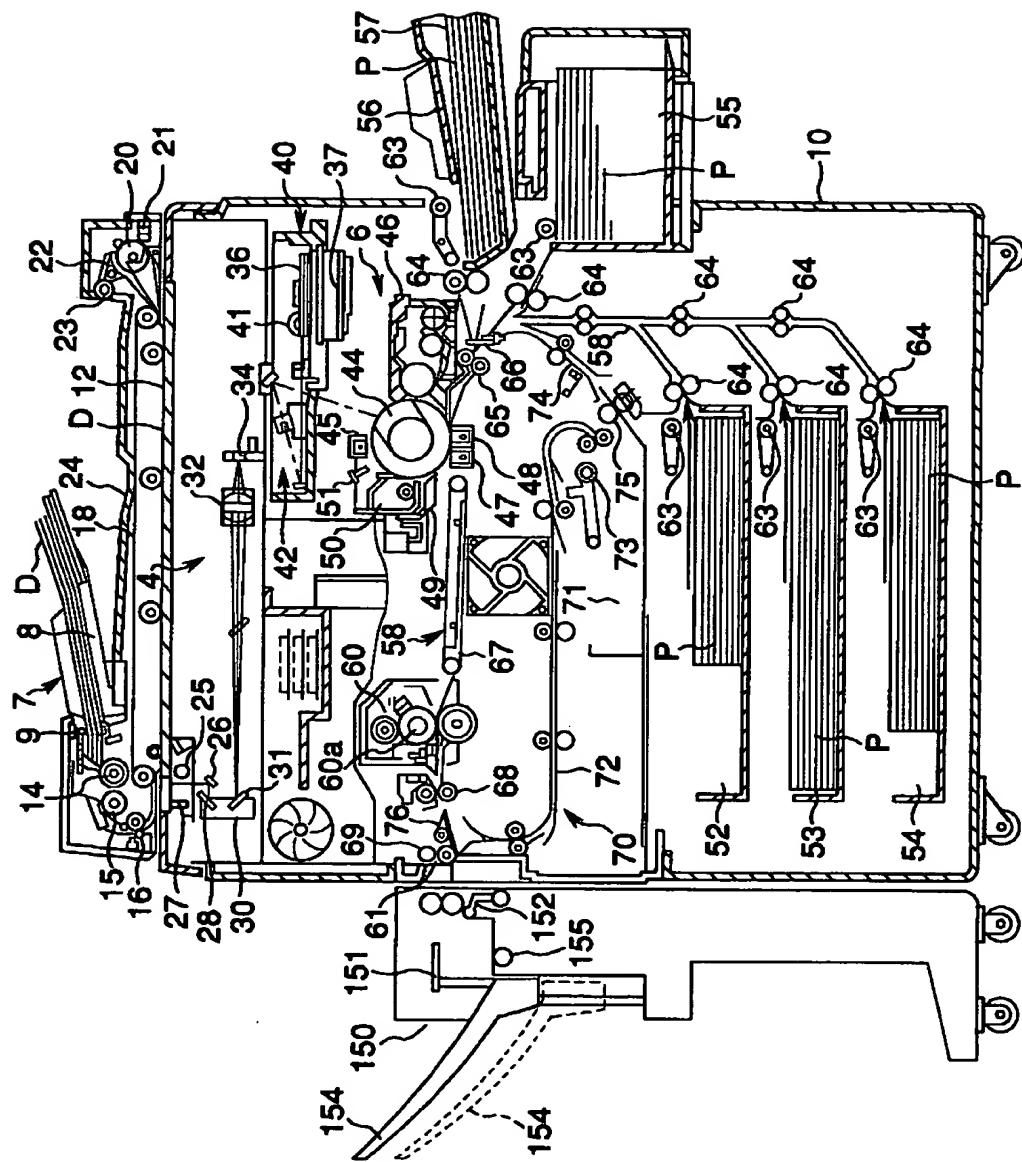
313 ……エンジンセンサ（状態検知手段）

314 ……内部情報画像化部（情報画像化手段）

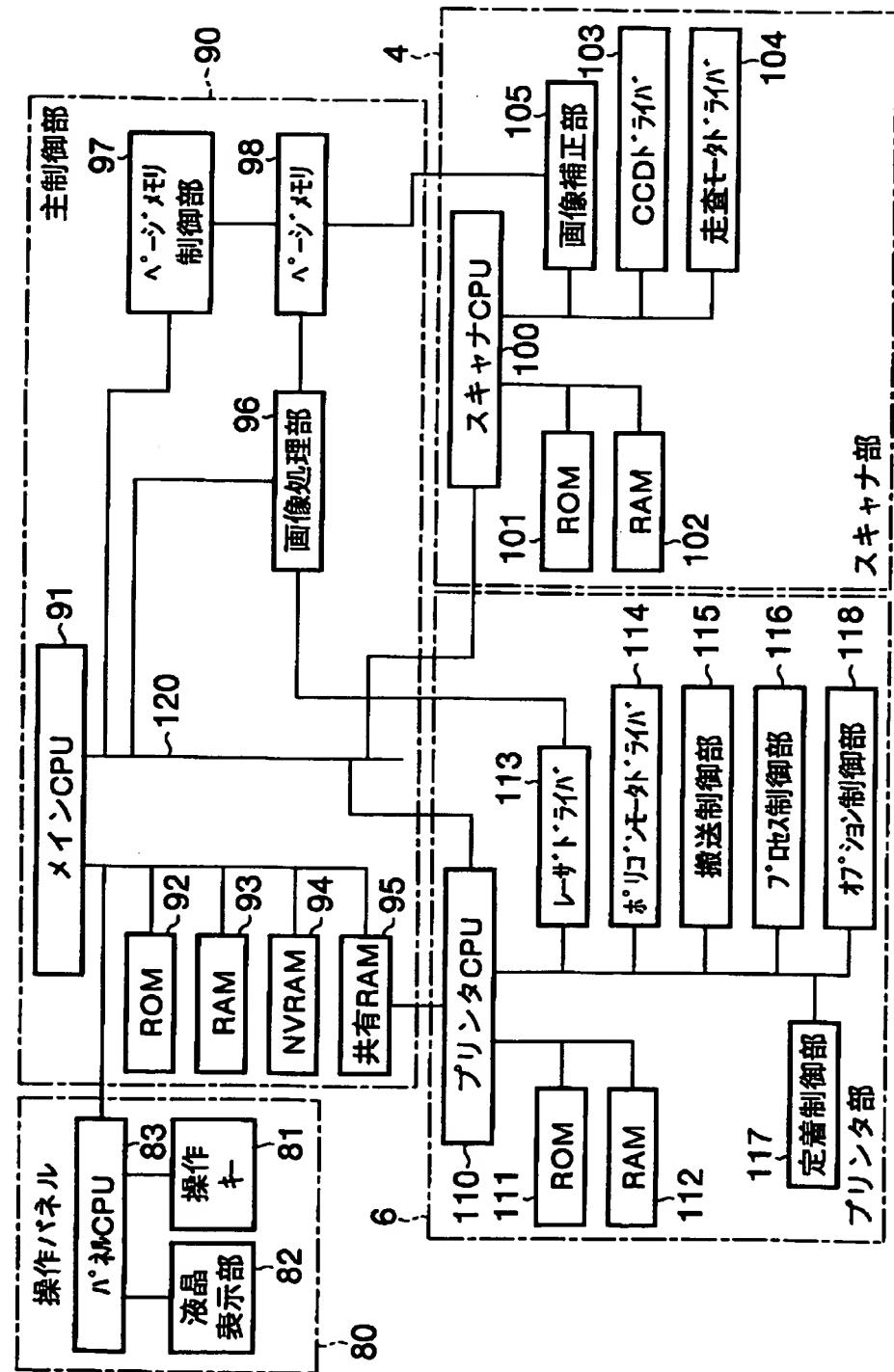
【書類名】

四面

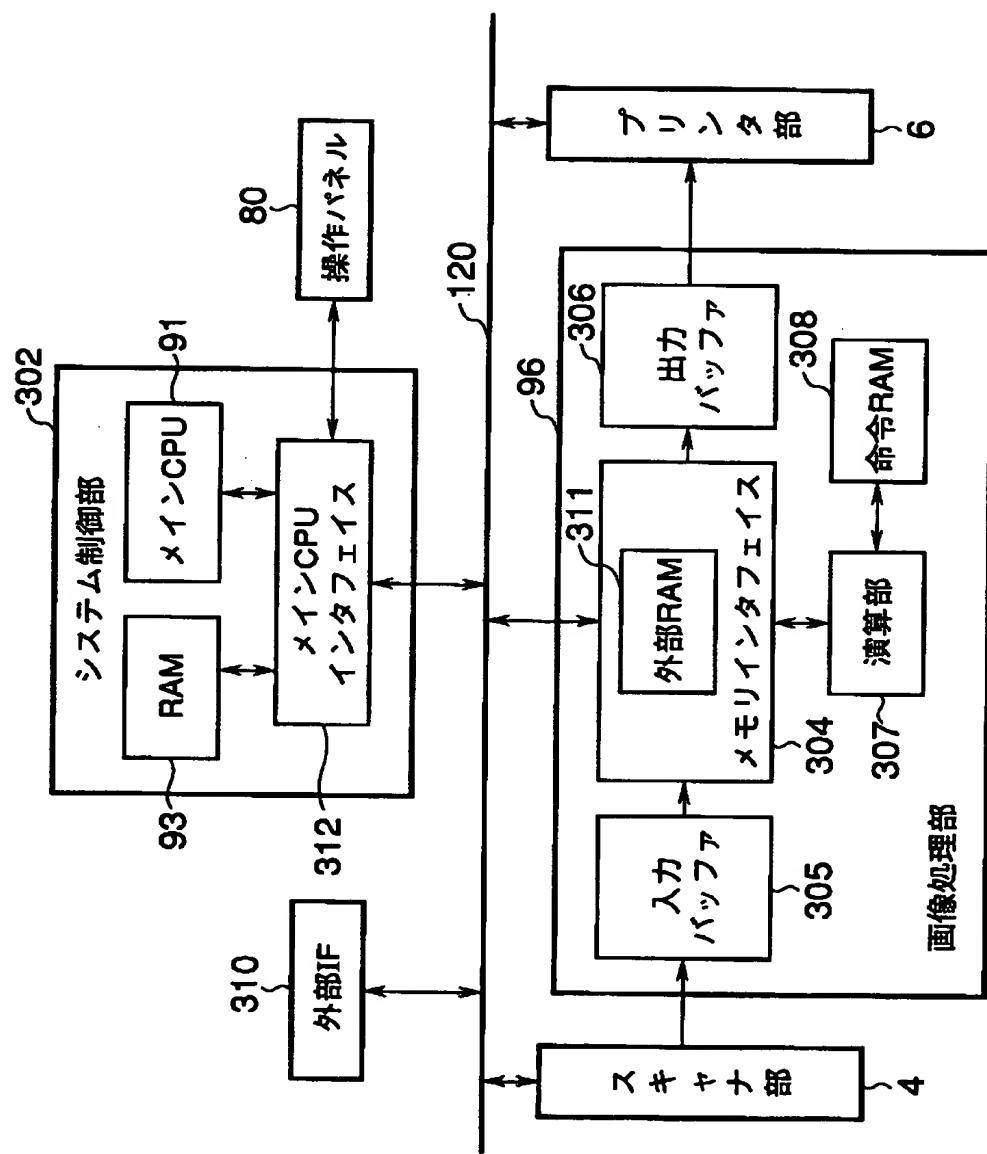
### 【図1】



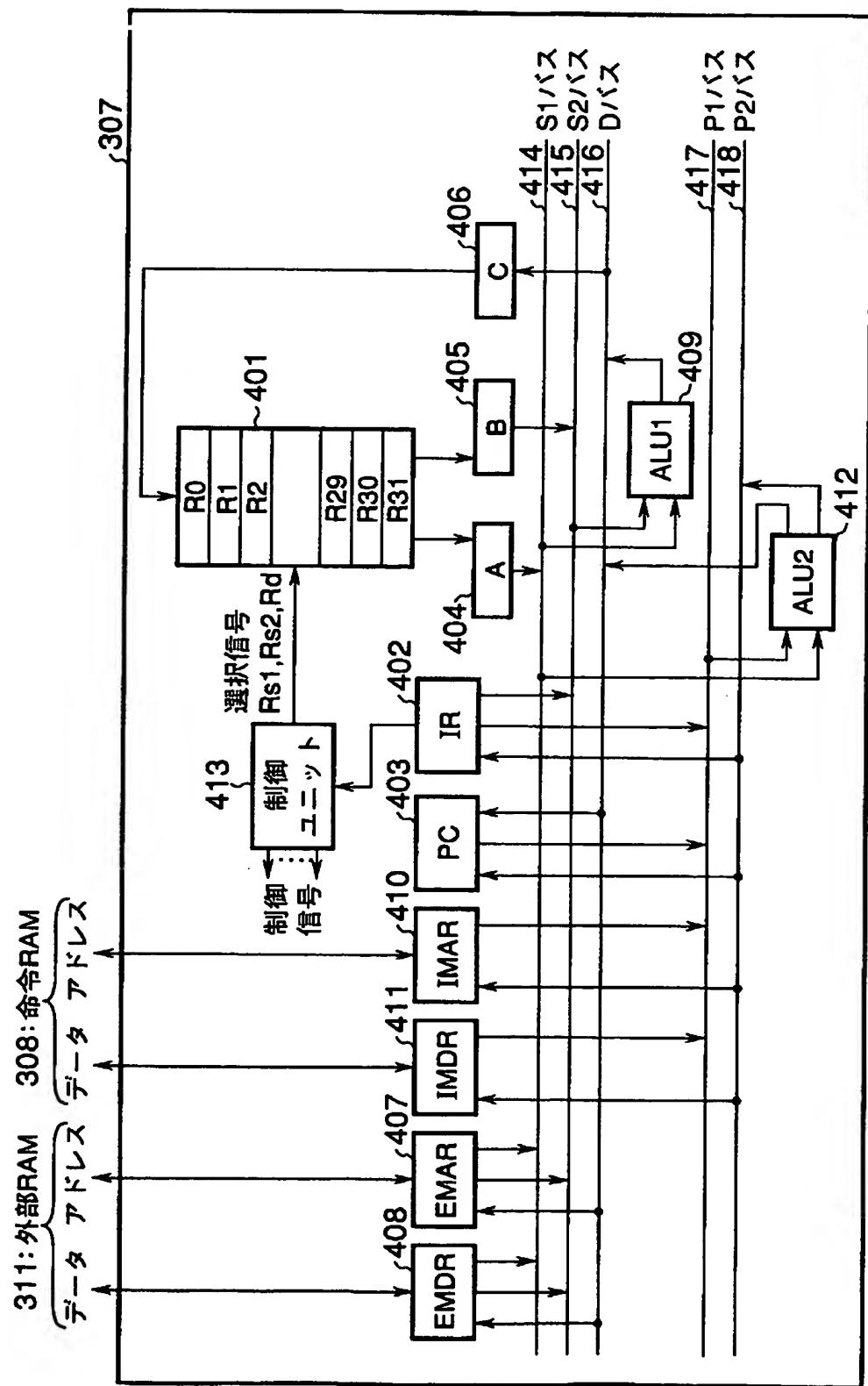
【図2】



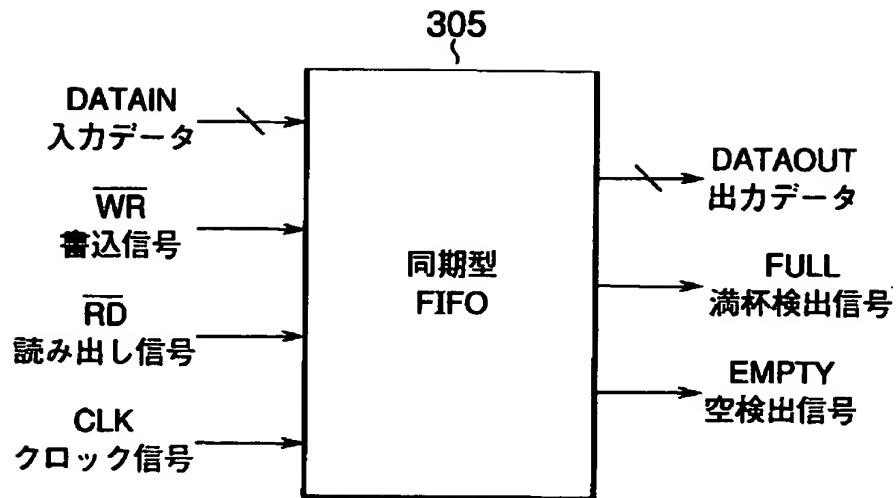
【図3】



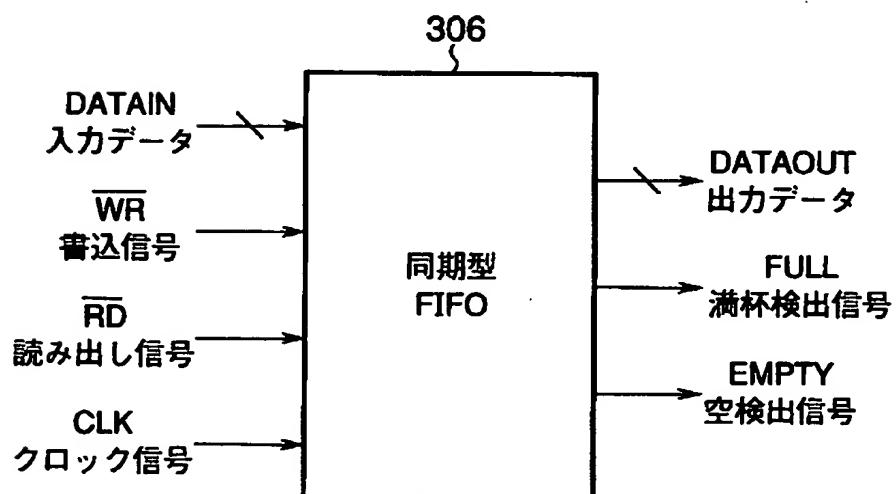
【図4】



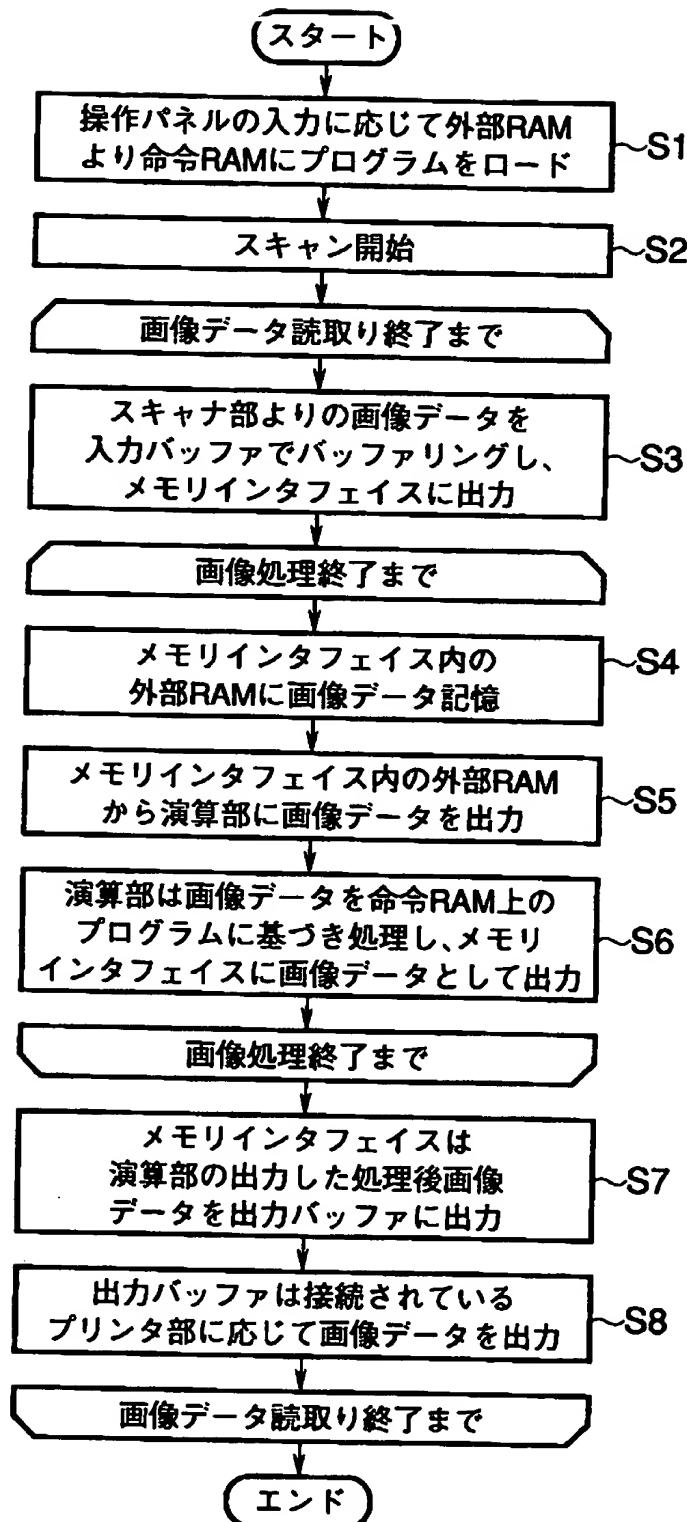
【図5】



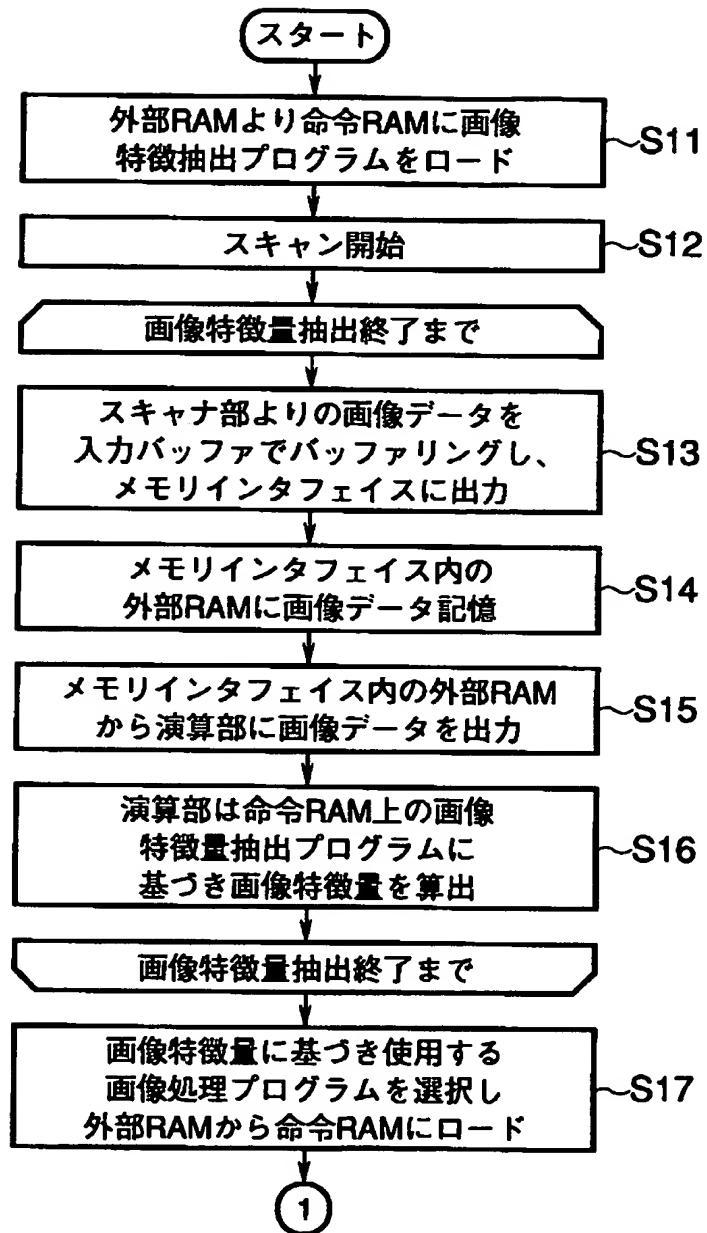
【図6】



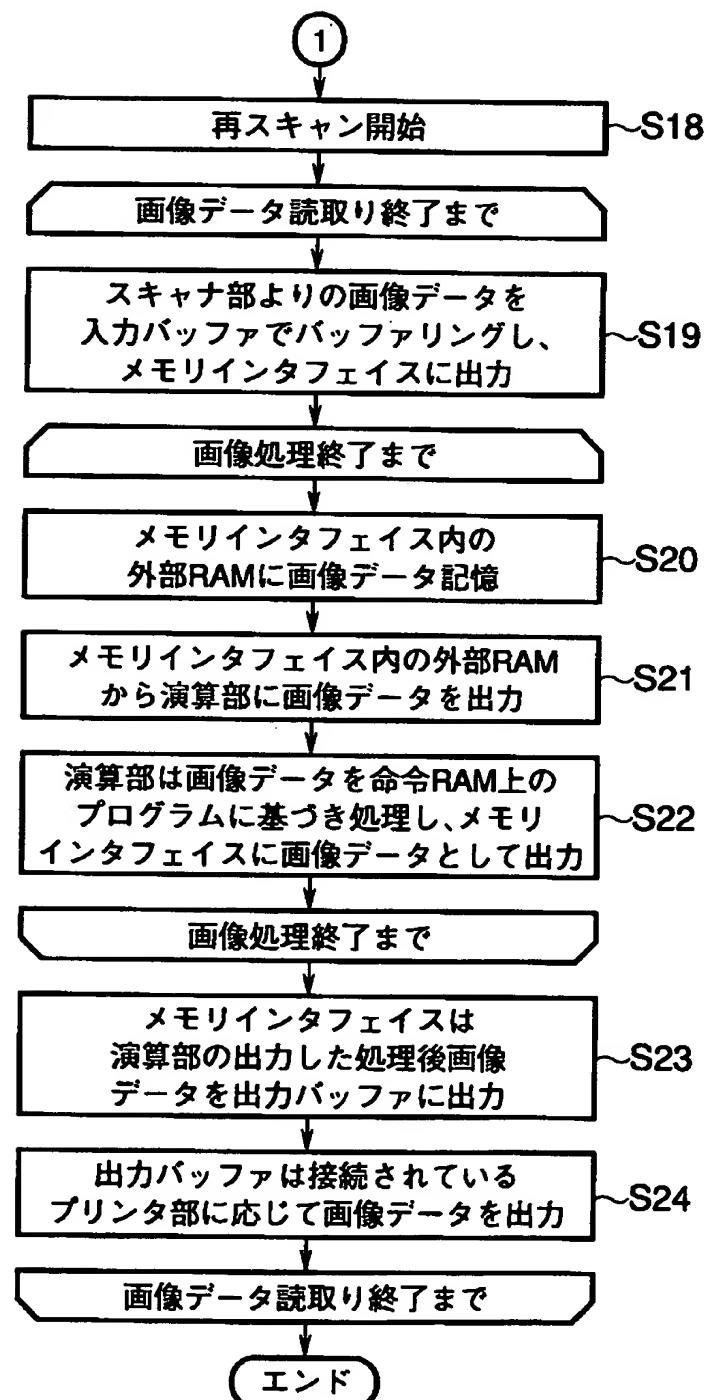
【図7】



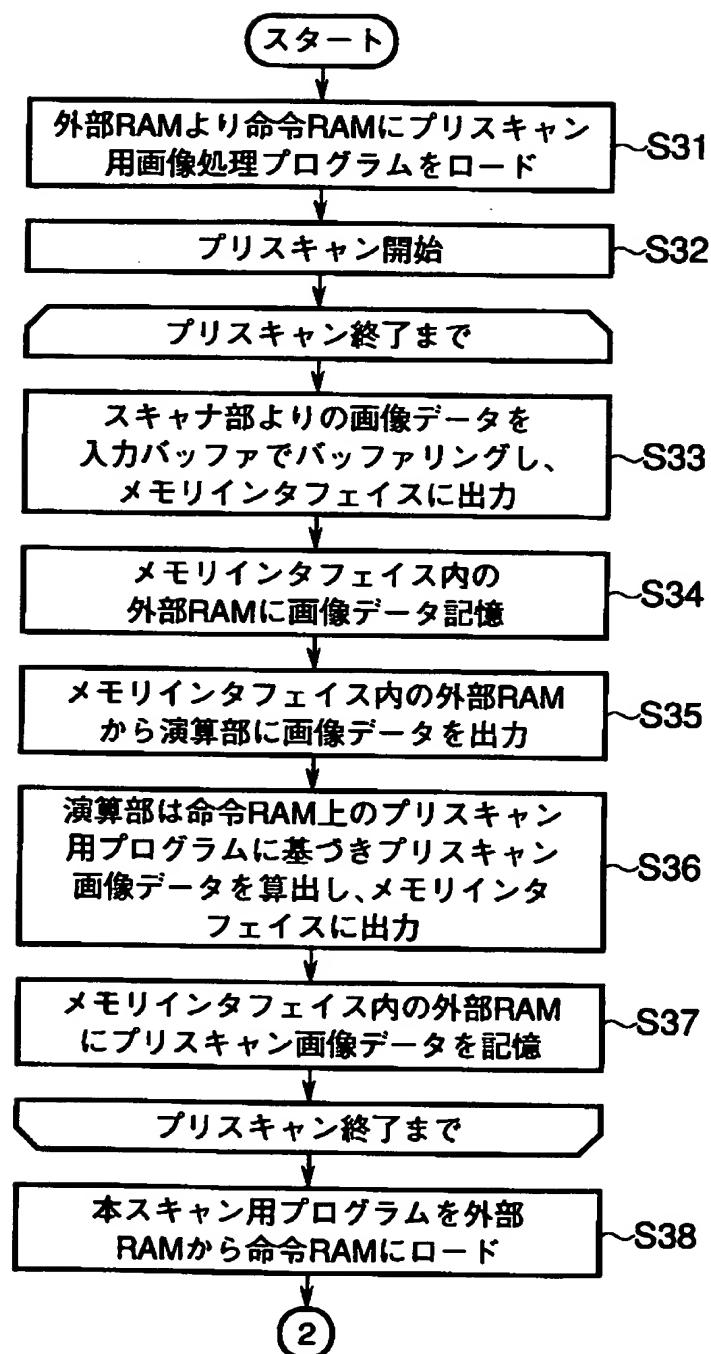
【図8】



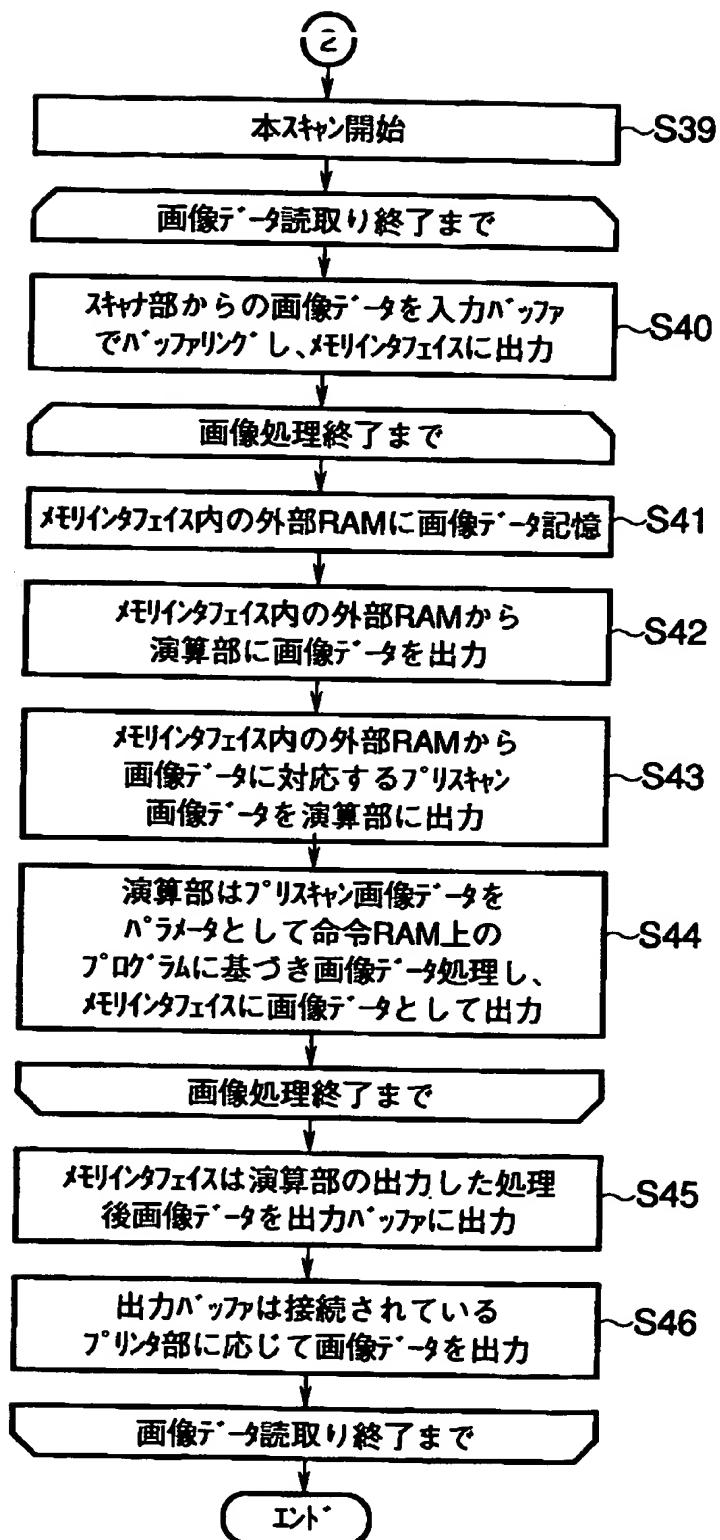
【図9】



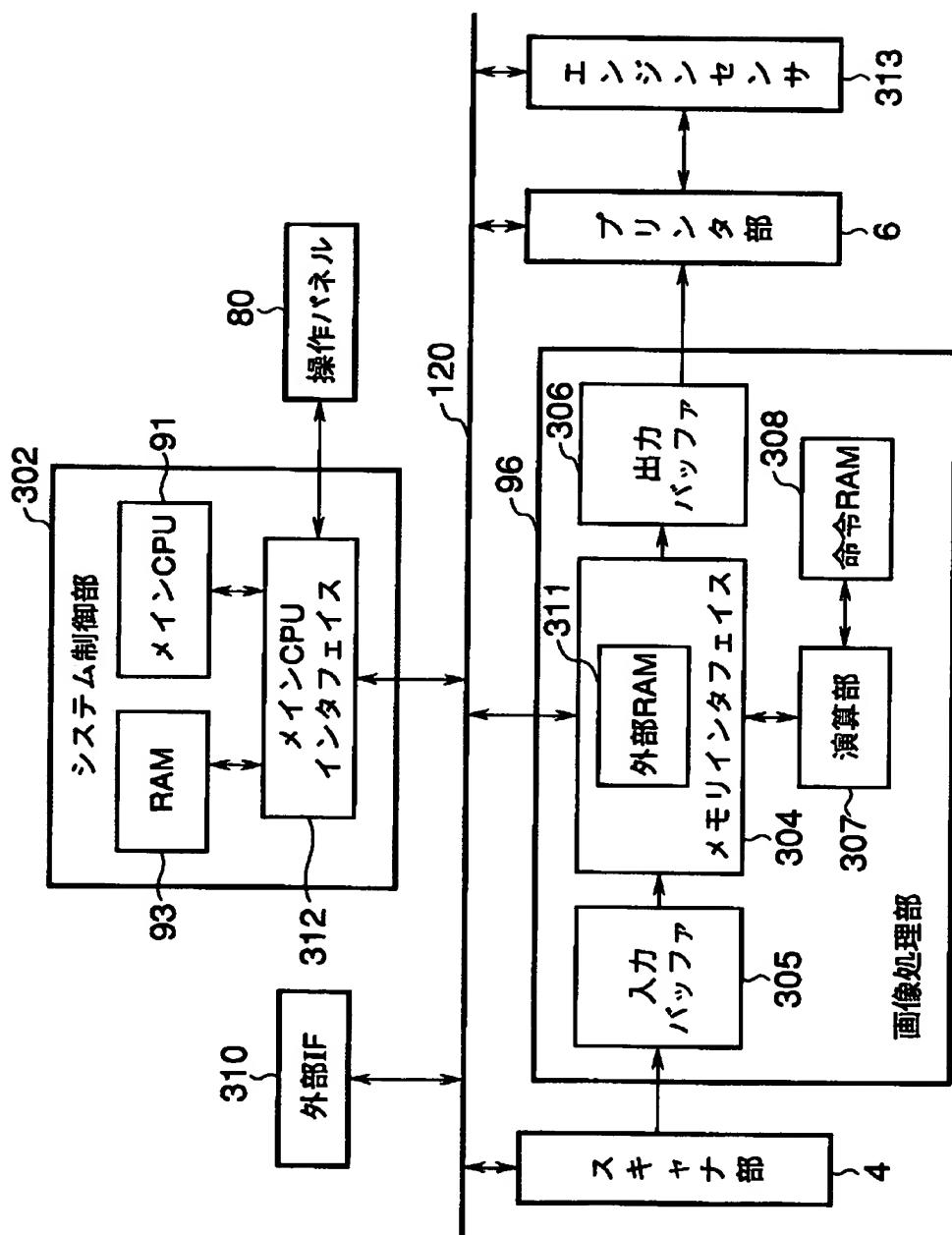
【図10】



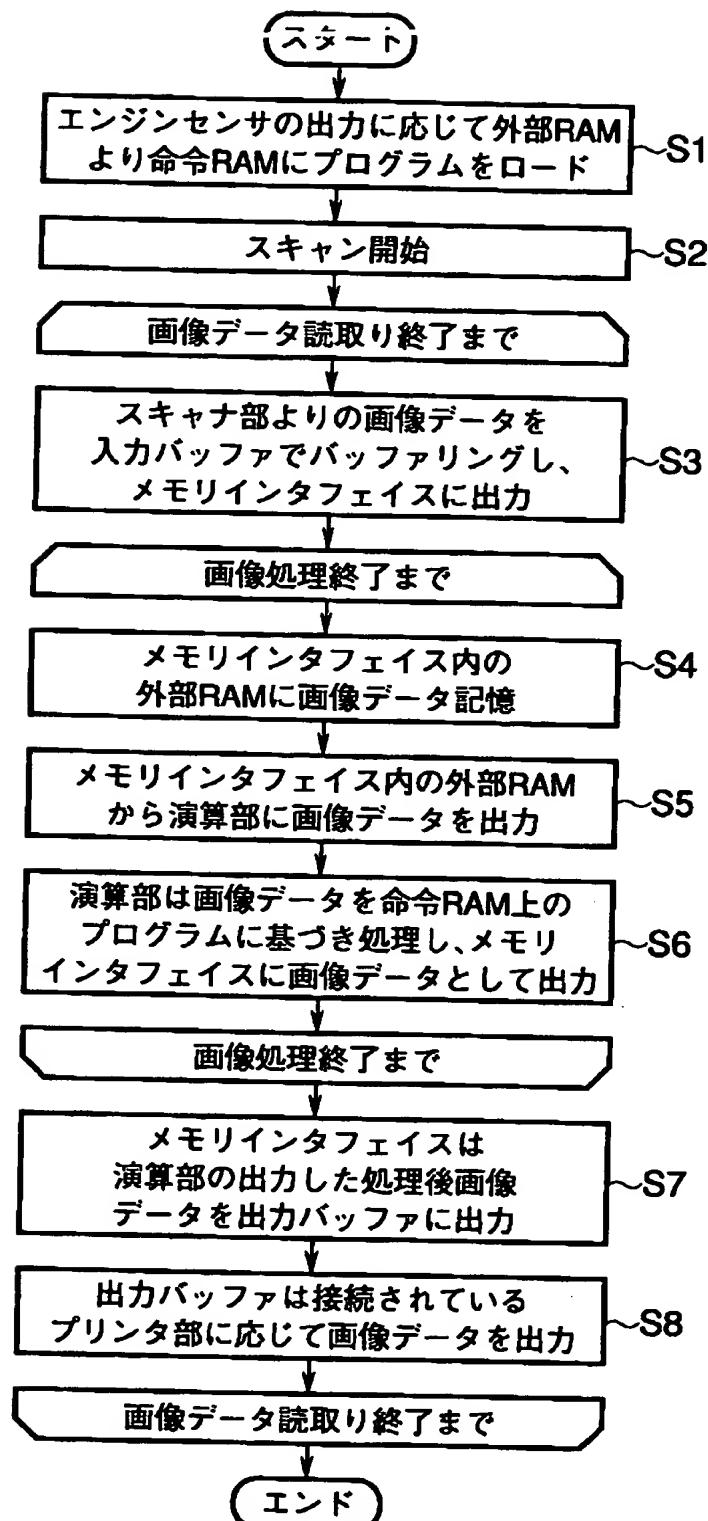
【図11】



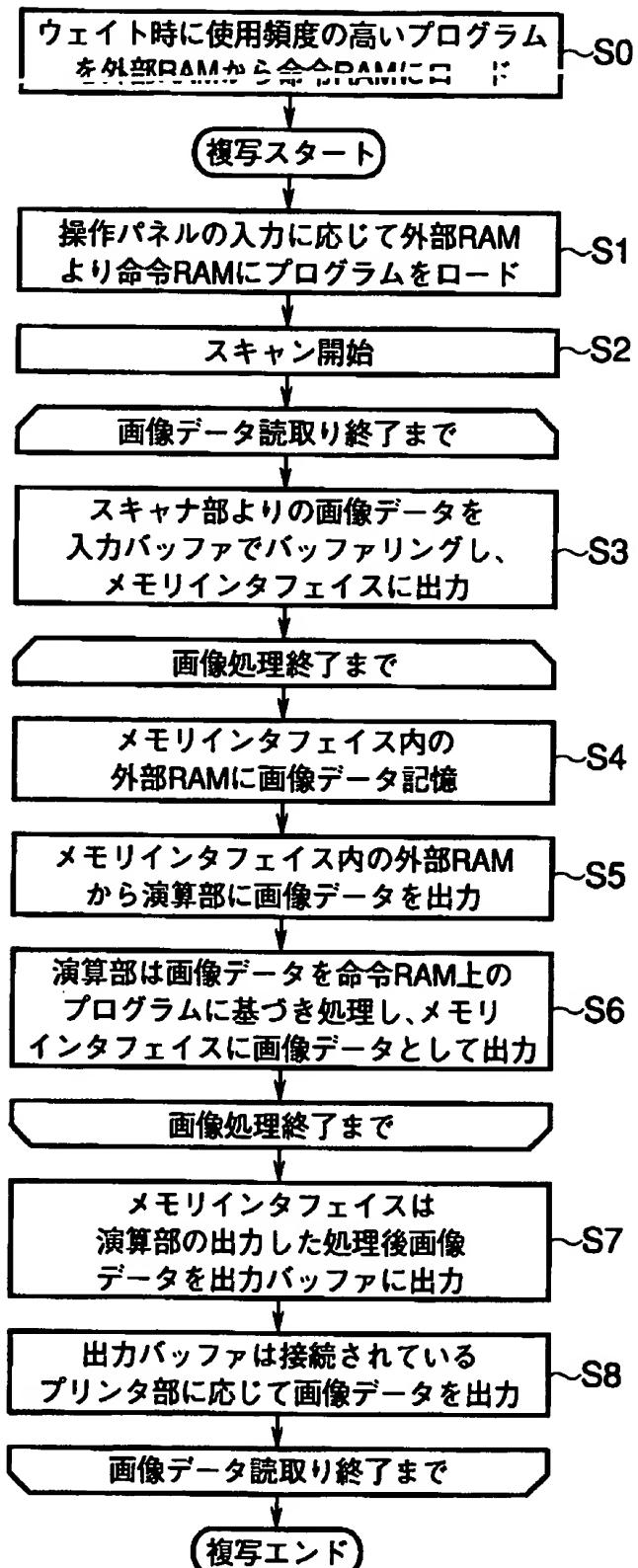
【図12】



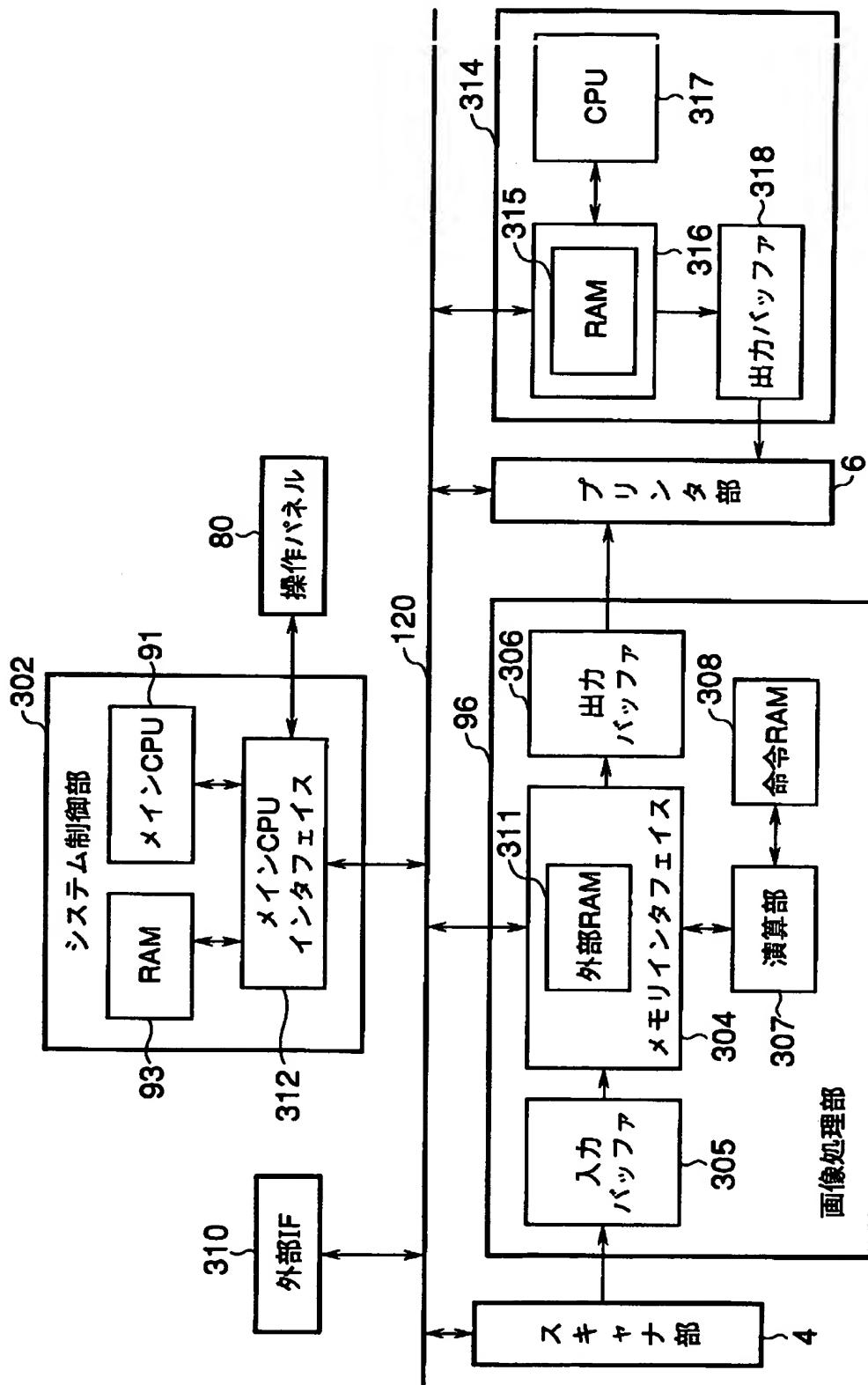
【図13】



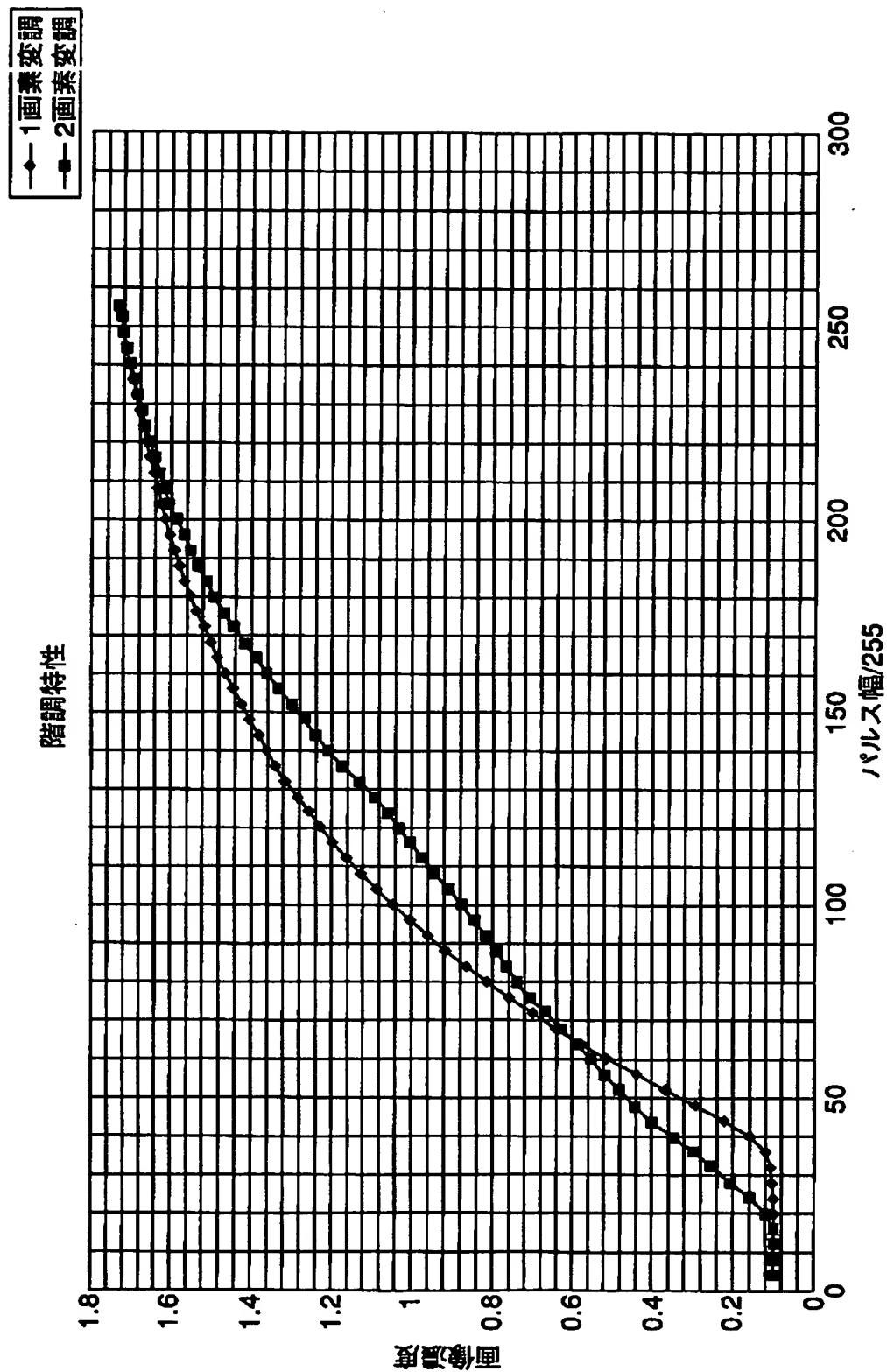
【図14】



[図15]



【図16】



【書類名】 要約書

【要約】

【課題】 適切な画像処理プログラムのみをロードすることにより、小容量の高速な記憶装置の有効活用を図ることが可能な画像処理装置を提供する。

【解決手段】 カラー画像やモノクロ画像を読み取ってその複製画像を形成するデジタル式のカラー／モノクロ複写機などの画像処理装置において、画像処理部96をソフトウェアによりプログラムされ動作する演算部307により構成するとともに、この画像処理プログラムをあらかじめメモリインターフェイス304内の外部RAM311に記憶しておき、操作パネル80からの入力情報に基づき外部RAM311内から適切な画像処理プログラムを読み出して、命令RAM308にロードする。演算部307は、この命令RAM308内の画像処理プログラムを実行する。

【選択図】 図3

出願人履歴情報

識別番号 [00003562]

1. 変更年月日 1999年 1月14日

[変更理由] 名称変更

住 所 東京都千代田区神田錦町1丁目1番地

氏 名 東芝テック株式会社